PCB 설계를 통한 노이즈 대책

강 성 훈
이 윤 석
최 용 현

개요

1. 노이즈란?
2. 인쇄 회로기판(PCB) 제작 순서
3. 접지기술
4. Cross talk
5. Decoupling Condenser를 이용한 노이즈 제거
6. 배선(Pattern)
7. 수치화

1.NOISE란?

불규칙한 파동에서 생기고 불유쾌한 감(感)을 일으키는 것.

노이즈에 의해 전자기기가 잘못 동작하는 본질적인 요인은 회로를 구성하는 소자(素子)가

진공관 ⇒ 트랜지스터 ⇒ IC(소규모 직접회로) ⇒

LSI(대규모 직접회로)

로 「직접도가 급속히 높아지고, 이에 수반하여 전원전압과 신호 레벨이낮아지는 것에 기인한다.」
이런 경향은 고밀도화와 저전원전압화에 대한 요구로 한층 더 높아질 것이다.

2.노이즈 대책을 위한 사고방식

- 내지마라 → 노이즈의 발생원을 만들지 마라.
- 통과시키지 마라 → 노이즈를 다른 장소로 전(傳)하지 마라.
- 응(應)하자 마라 → 노이즈가 침입되어도 무시하라.

노이즈를 발생시키지 않는 것이 제일이다.
노이즈 원과 분리된 곳에 부품을 배치한다.
그라운드를 안정시킨다.
실장 밀도를 높이는 경우에는 실드를 활용한다.
배선은 주의 깊게
필터는 최후의 수단

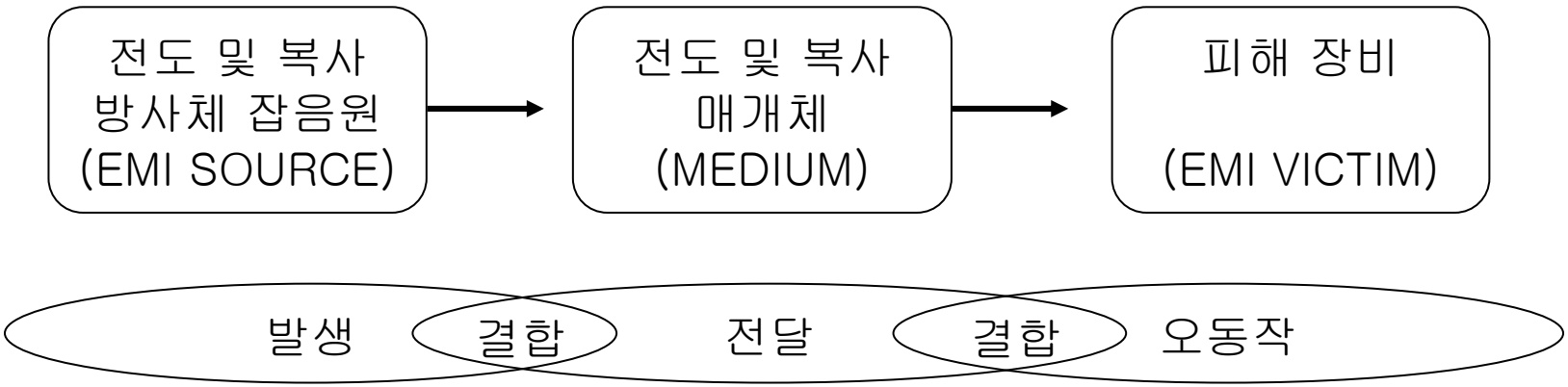
노이즈가 발생되지 않도록 하는 것은 물론이지만, 약간의 노이즈에 대해 문제가 발생되지 않도록 내성을 갖게 하여 양자의 균형을 유지하도록한다.이를 EMC(Electro Magnetic Compatibility : 전자환경양립성(電磁環境兩立性)이라고 한다.

1.노이즈 시험법

EMI : Electro Magnetic Interference(전자파 장해)
전자기기에서 발생한 전자파가 다른 전자기기에 장해를 끼친다.
이러한 장해를 전자파 장해(EMI : Electro Magnetic Interference)라한다
「외부에 대해 얼마만큼 노이즈 원으로 되어 있는가?」의 한계를 나타냄

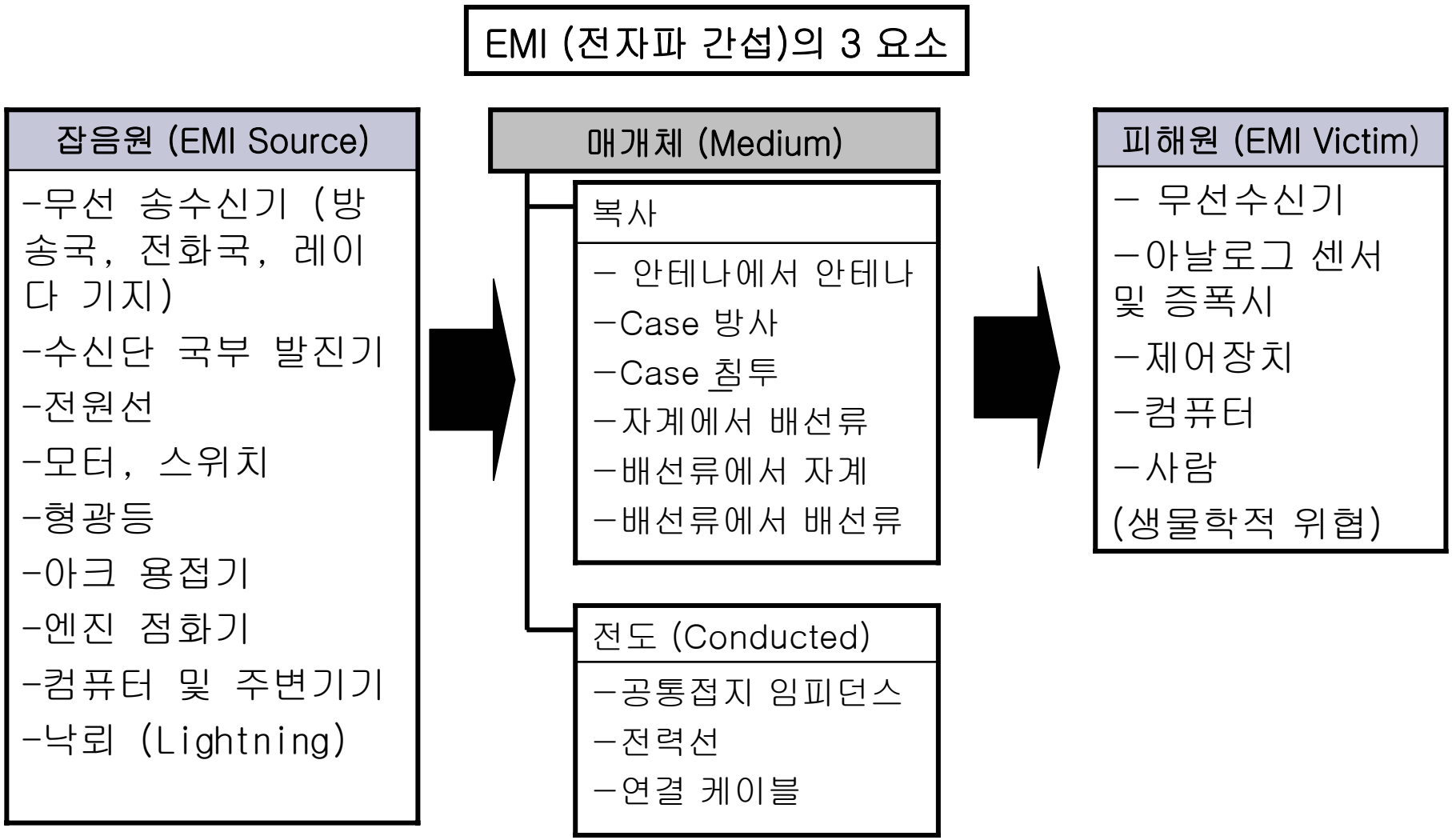
Noise Immunity(노이즈 내성)
「외부에서 유입되는 노이즈에 얼마만큼 견딜 수 있는가?」
전자기기의 감수성(EMS: Electro Magnetic Susceptibility)의 역수로 나타낸다.

$$\text{이뮤니티} = \frac{1}{\text{EMS}}$$

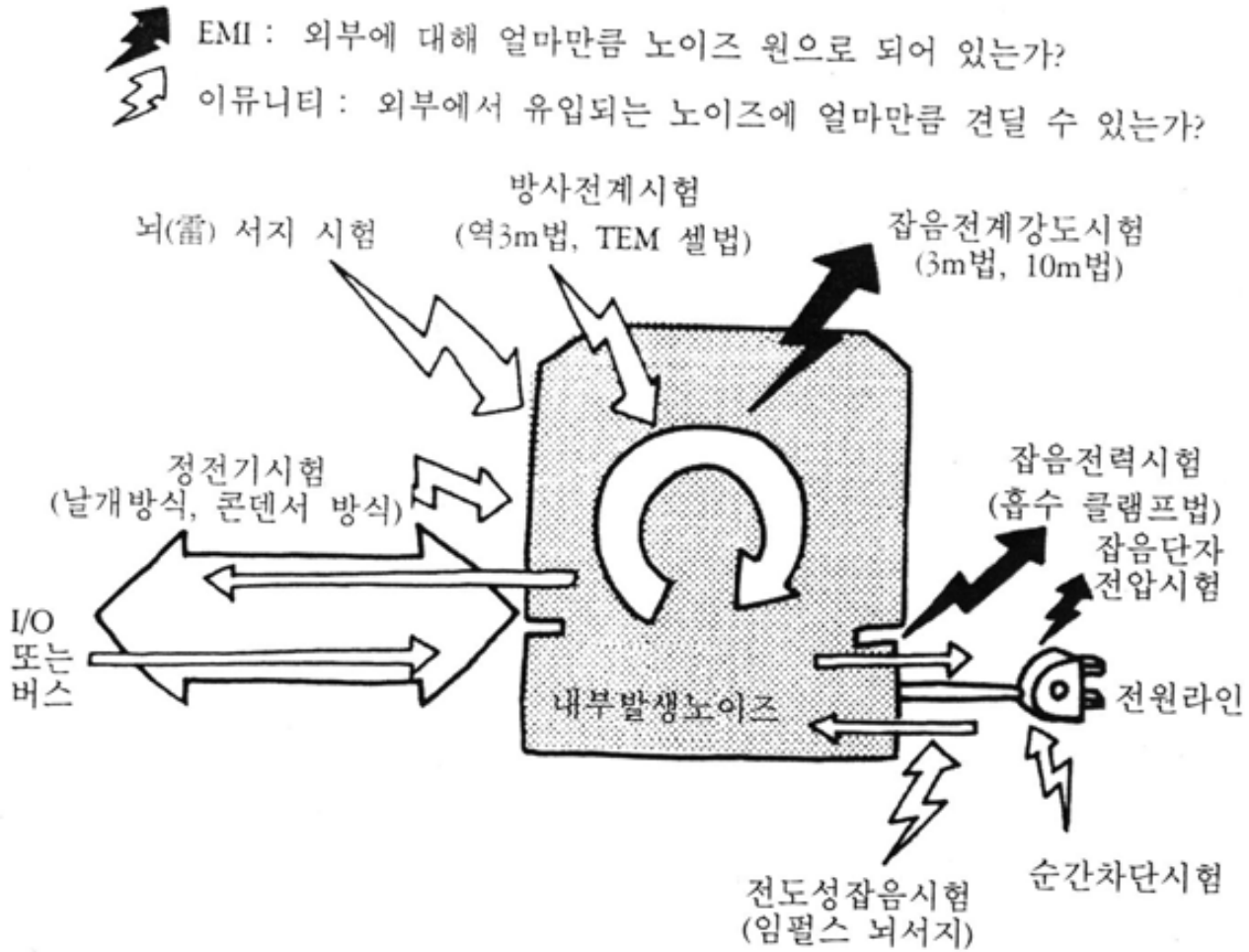


EMI 발생 원리

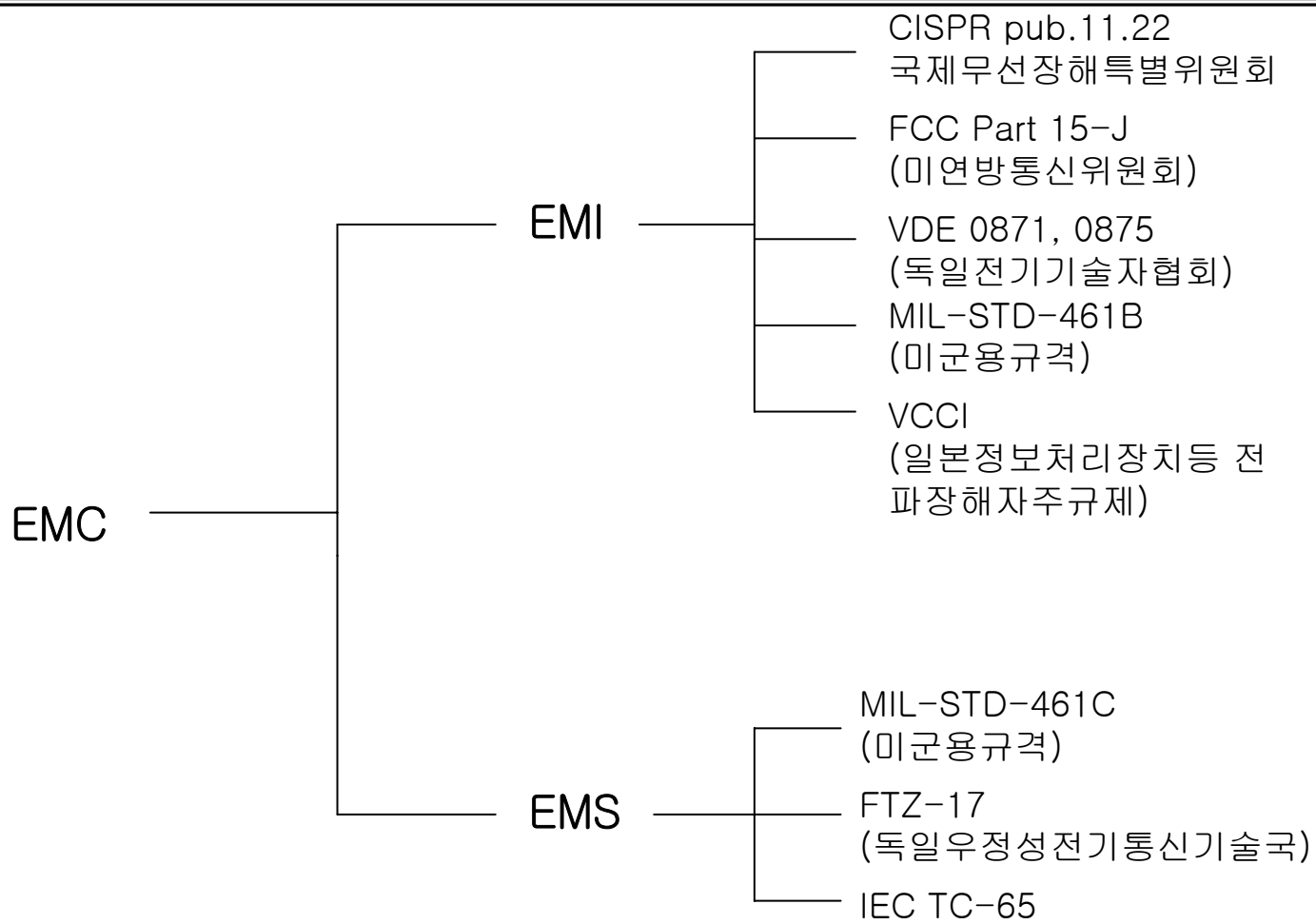
어떤 전기/전자장비에서 EMI 현상이 발생하는 과정에 대한 기본 원리는 다음 그림과 같이 잡음 원과 잡음의 전달경로 및 피해장비가 동시에 존재할 때 만이 가능한 것으로서 이 중의 한 요소라도 제거되거나, 존재하지 않으면 발생하지 않음



EMI (전자파 간섭)의 구체적 예


EMI : 외부에 대해 얼마만큼 노이즈 원으로 되어 있는가?
이뮤니티 : 외부에서 유입되는 노이즈에 얼마만큼 견딜 수 있는가?
방사전계시험
(역3m법, TEM 셀법)
뇌(雷) 서지 시험
잡음전계강도시험
(3m법, 10m법)
정전기시험
(날개방식, 콘덴서 방식)
잡음전력시험
(흡수 클램프법)
잡음단자
전압시험
I/O
또는
버스
내부발생노이즈
전원라인
전도성잡음시험
(임펄스 뇌서지)
순간차단시험

노이즈 시험의 종류

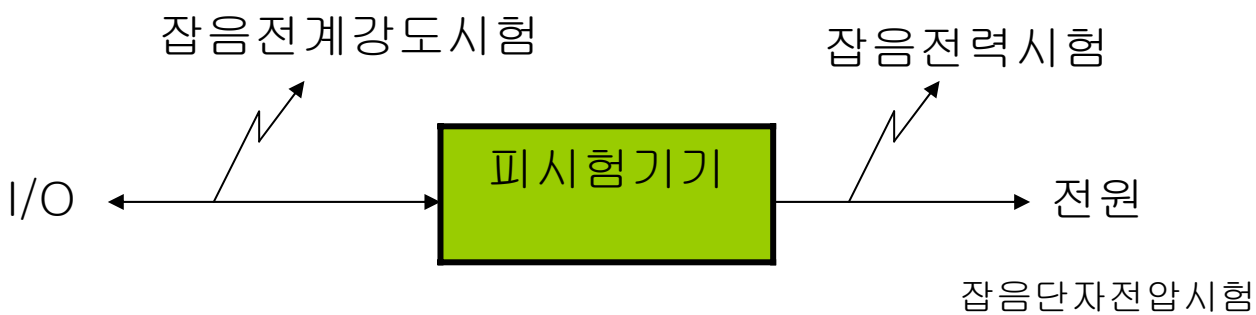

EMC
EMI
CISPR pub.11.22
국제무선장해특별위원회
FCC Part 15-J
(미연방통신위원회)
VDE 0871, 0875
(독일전기기술자협회)
MIL-STD-461B
(미군용규격)
VCCI
(일본정보처리장치등 전
파장해자주규제)
EMS
MIL-STD-461C
(미군용규격)
FTZ-17
(독일우정성전기통신기술국)
IEC TC-65

· 각국의 전파장해 규격

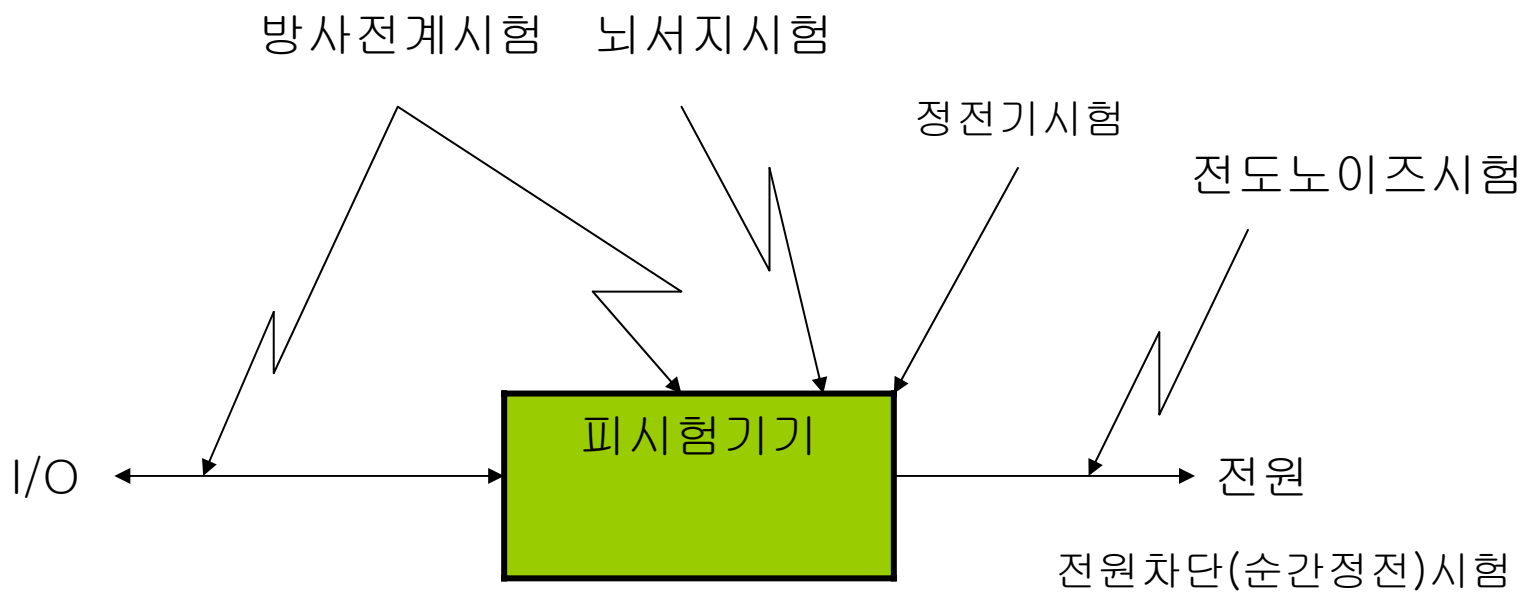
2.NOISE의 종류와 시험법

EMI NOISE

- 전도방해파 : 전원라인을 통하여 전도하는 노이즈 주파수
- 방사방해파 : 기기에서 직접 방사되는 전자파



· 전자계 노이즈 시험의 종류



· 이뮤니티 시험의 종류

노이즈 대책의 진행방법

1.노이즈 대책의 포착방법

노이즈 대책
- 노이즈를 발생하지 않도록 하기 위한(EMI 노이즈)대책
- 노이즈의 영향을 받지 않기 위한(내성(耐性),이뮤니티:immunity)대책

사전준비

· 오동작의 원인은 정말 노이즈인가?
· 노이즈의 발생원과 침입경로 파악
· 유효신호와 노이즈의 각 주파수성분의 파악

구체적인 대책

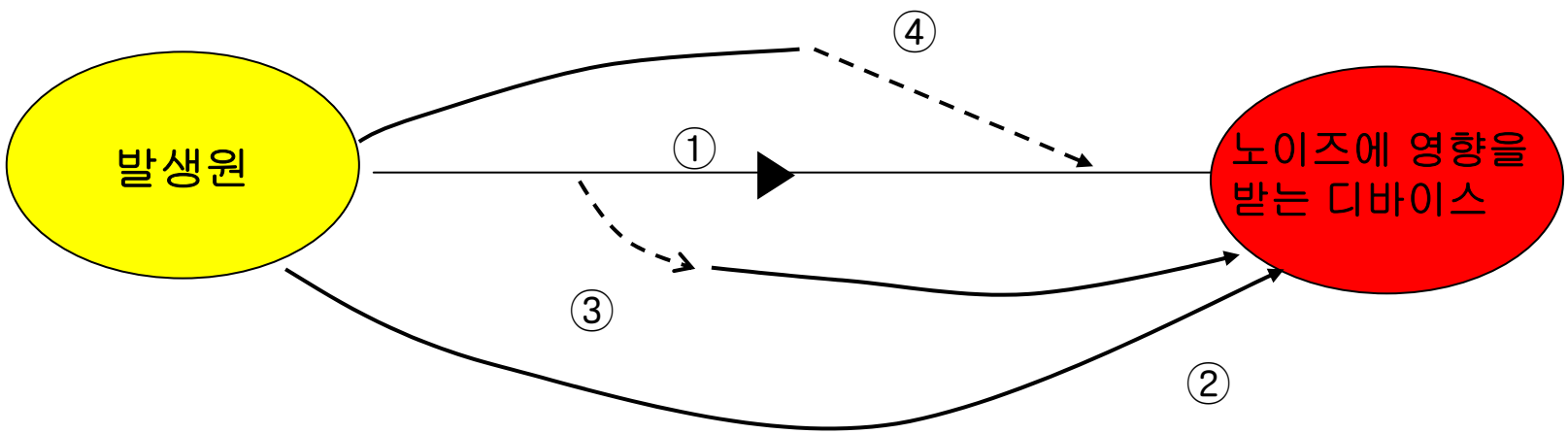
· 그라운드의 보강(그라운딩,grounding)
· 실드에 의한 대책(실딩, shielding)
· 필터에 의한 대책(필터링, filtering)

· 노이즈 대책의 절차

2.노이즈의 발생원을 밝혀낸다.

노이즈의 침입을 억제하는 대책을 행하는 것 보다 발생원에서 방지하는 쪽이 최저비용으로 대책을 행하는 가능성이 높다

3.노이즈의 침입경로를 파악한다.



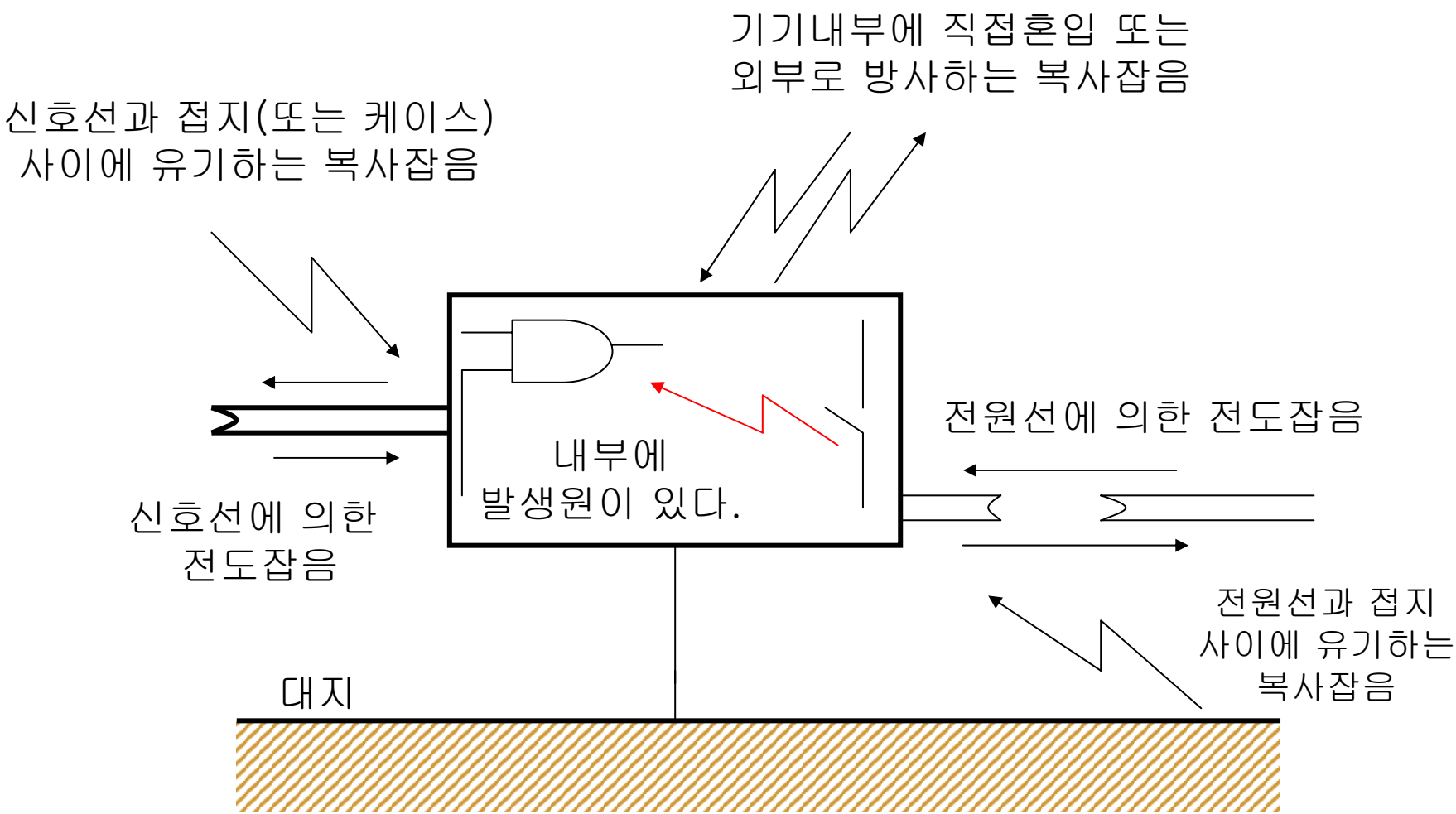
① 도체전도

②공간전도

③ 처음은 도체전도, 중간에서 공간전도

④처음은 공간전도,중간에서 도체전도

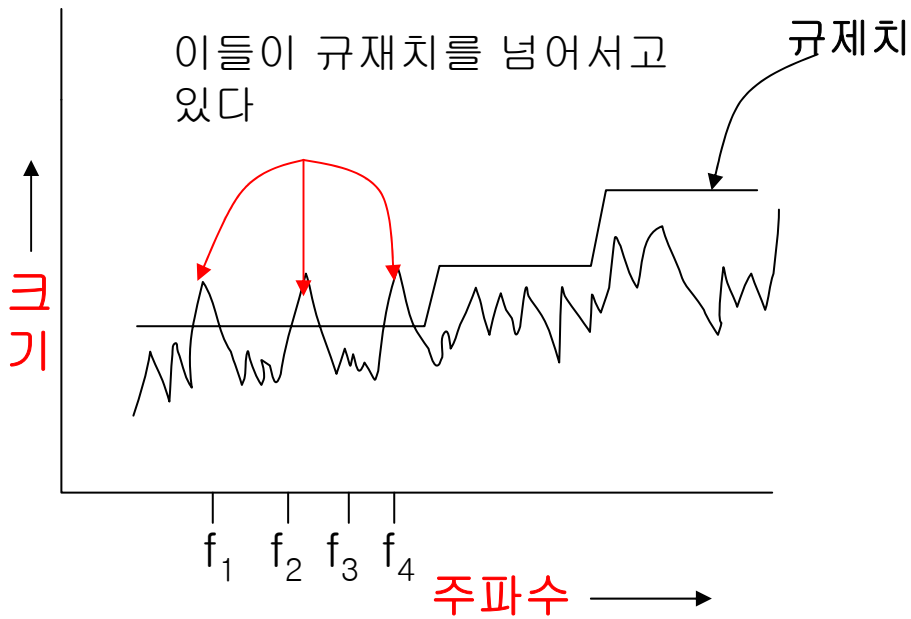
노이즈의 전달방법



·전자기기에서의 노이즈 침입경로

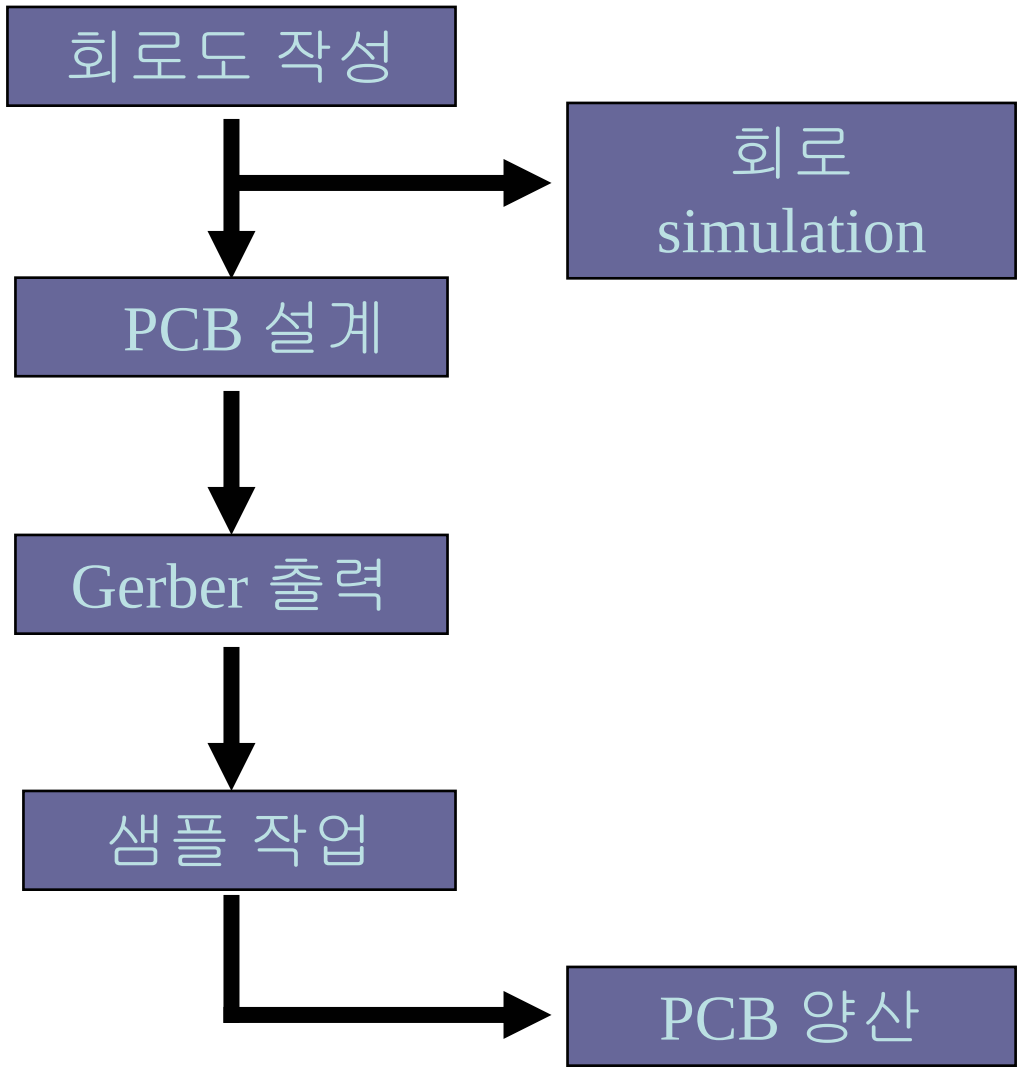
4.노이즈의 성질을 확인한다.

EMI 대책이나 이뮤니티 대책에서도 이 일은 공통된다.
EMI의 경우에는 각각의 주파수에 대한 규제치가 정해져 있기 때문에
대책을 강구(講究)할 때 규제치를 초과하고 있는 주파수가 있는지 확인할 필요가있다.



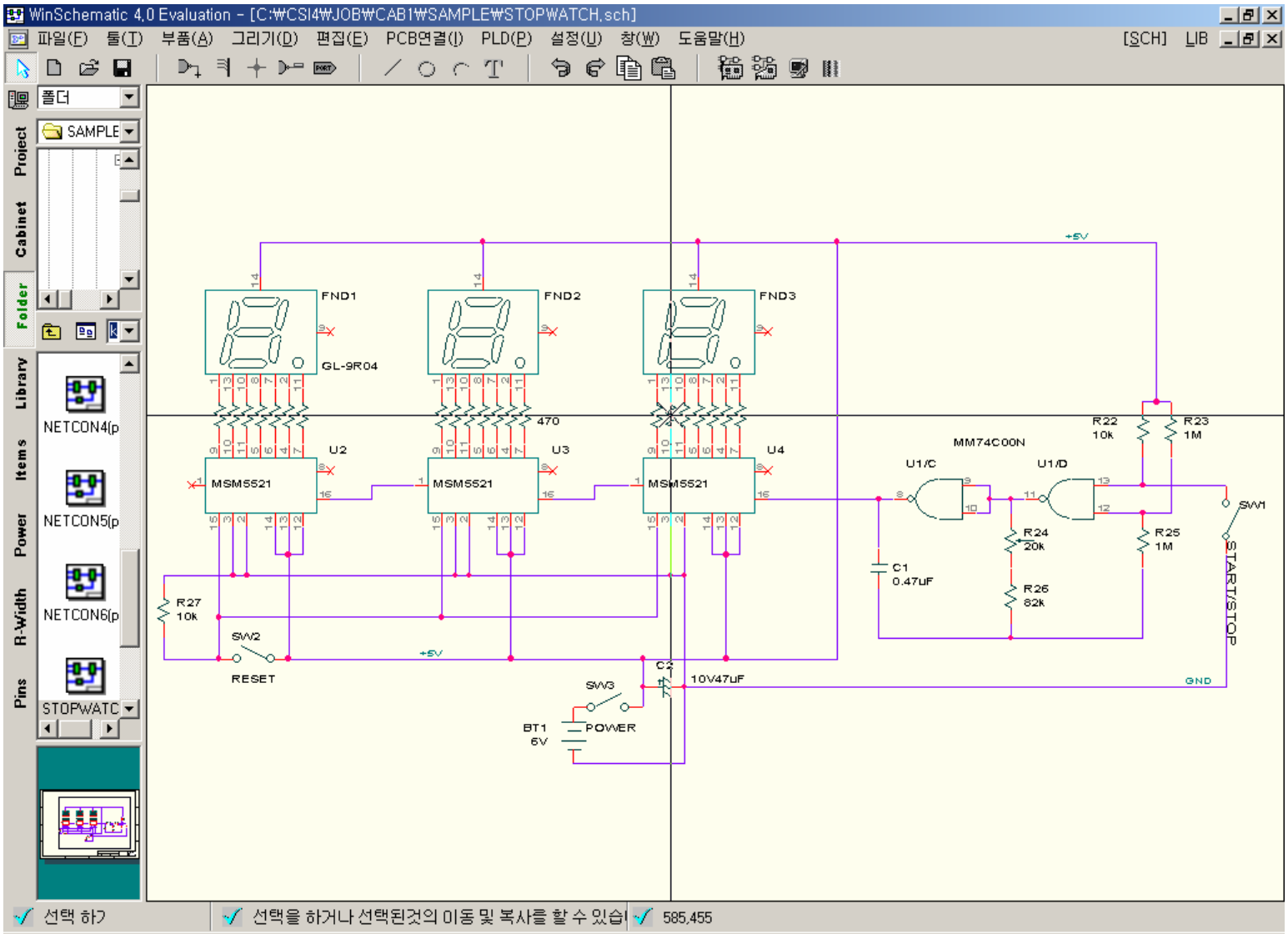
- 규제치를 초과하는 주파수를 확인한다.

PCB(인쇄회로기판) 제작 순서

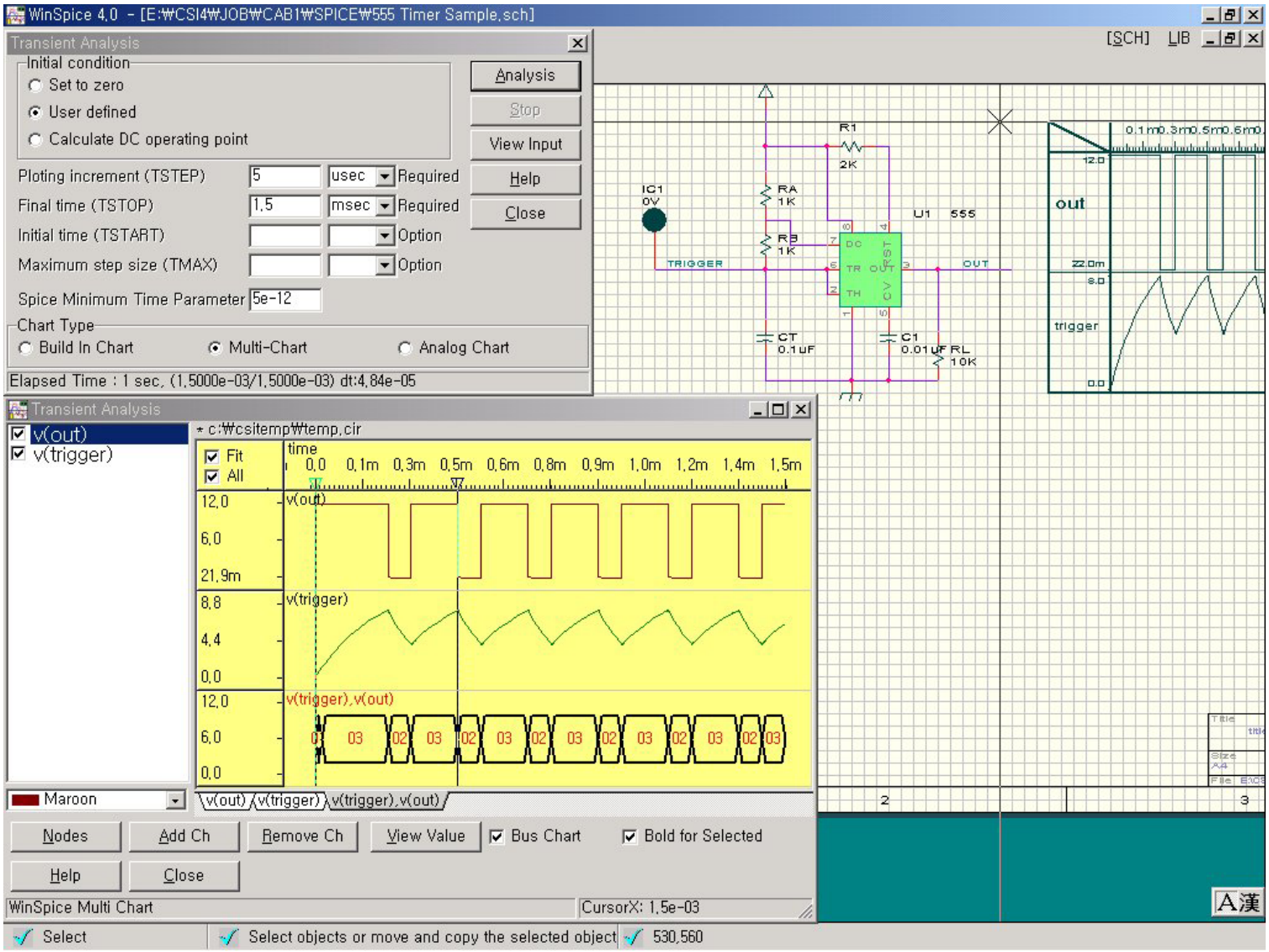


회로 설계

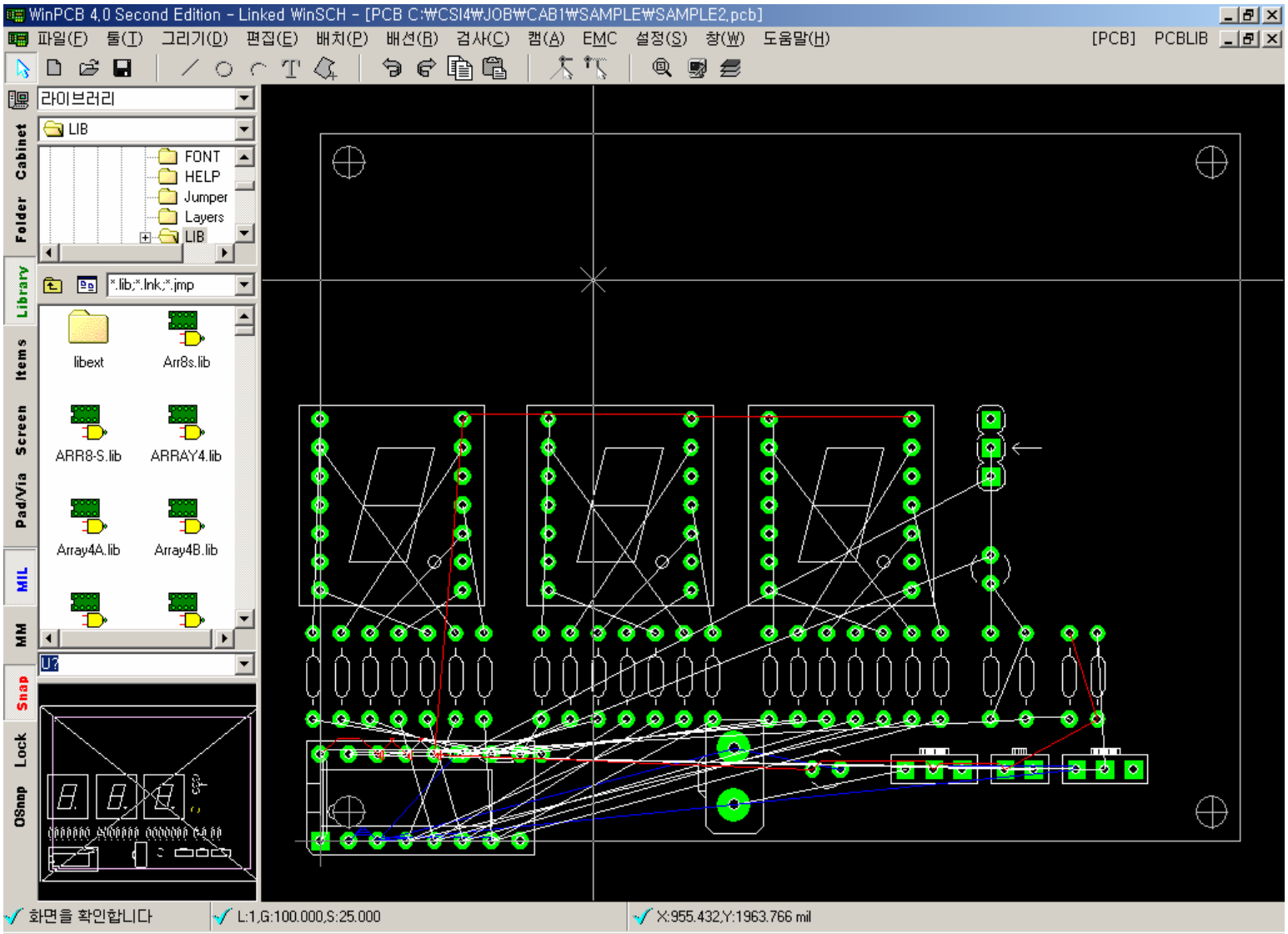
PCB 설계를 통한 노이즈 대책



회로 시뮬레이션

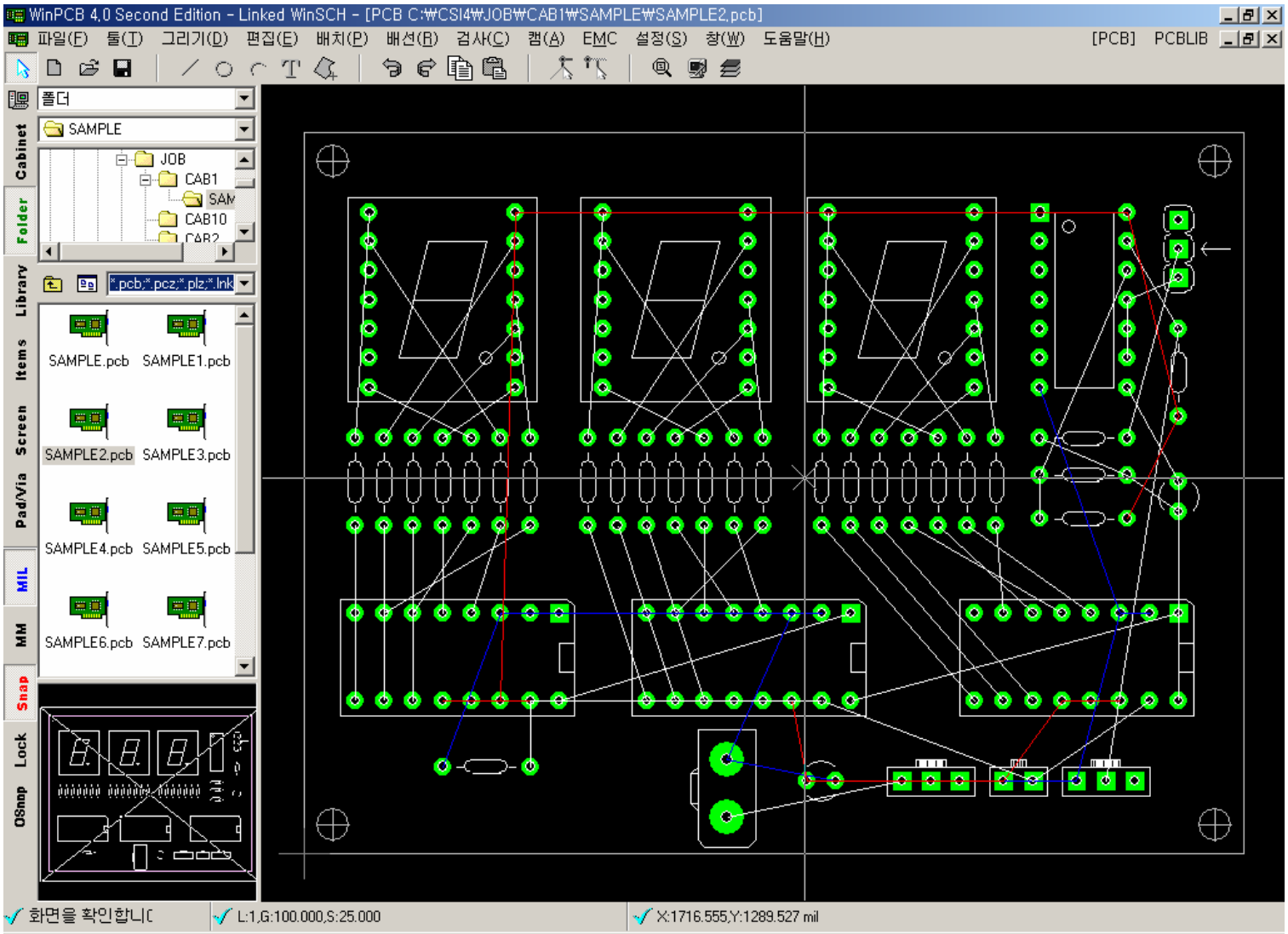

WinSpice 4.0 - [E:₩CSI4₩JOB₩CAB1₩SPICE₩555 Timer Sample.sch]
Transient Analysis
Initial condition
Set to zero
User defined
Calculate DC operating point
Analysis
Stop
View Input
Help
Close
Ploting increment (TSTEP) 5 usec Required
Final time (TSTOP) 1,5 msec Required
Initial time (TSTART) Option
Maximum step size (TMAX) Option
Spice Minimum Time Parameter 5e-12
Chart Type
Build In Chart
Multi-Chart
Analog Chart
Elapsed Time : 1 sec, (1,5000e-03/1,5000e-03) dt:4,84e-05
[SCH] LIB
R1
2K
IC1
0V
RA
1K
RB
1K
U1 555
TRIGGER
OUT
CT
0.1uF
C1
0.01uF
RL
10K
out
trigger
Transient Analysis
v(out)
v(trigger)
* c:₩csitemp₩temp.cir
Fit
All
time
0,0 0,1m 0,3m 0,5m 0,6m 0,8m 0,9m 1,0m 1,2m 1,4m 1,5m
12,0
6,0
21,9m
v(out)
8,8
4,4
0,0
v(trigger)
v(trigger),v(out)
Maroon
v(out) v(trigger) v(trigger),v(out)
Nodes
Add Ch
Remove Ch
View Value
Bus Chart
Bold for Selected
Help
Close
WinSpice Multi Chart
CursorX: 1,5e-03
Select
Select objects or move and copy the selected object
530,560

부품 설정

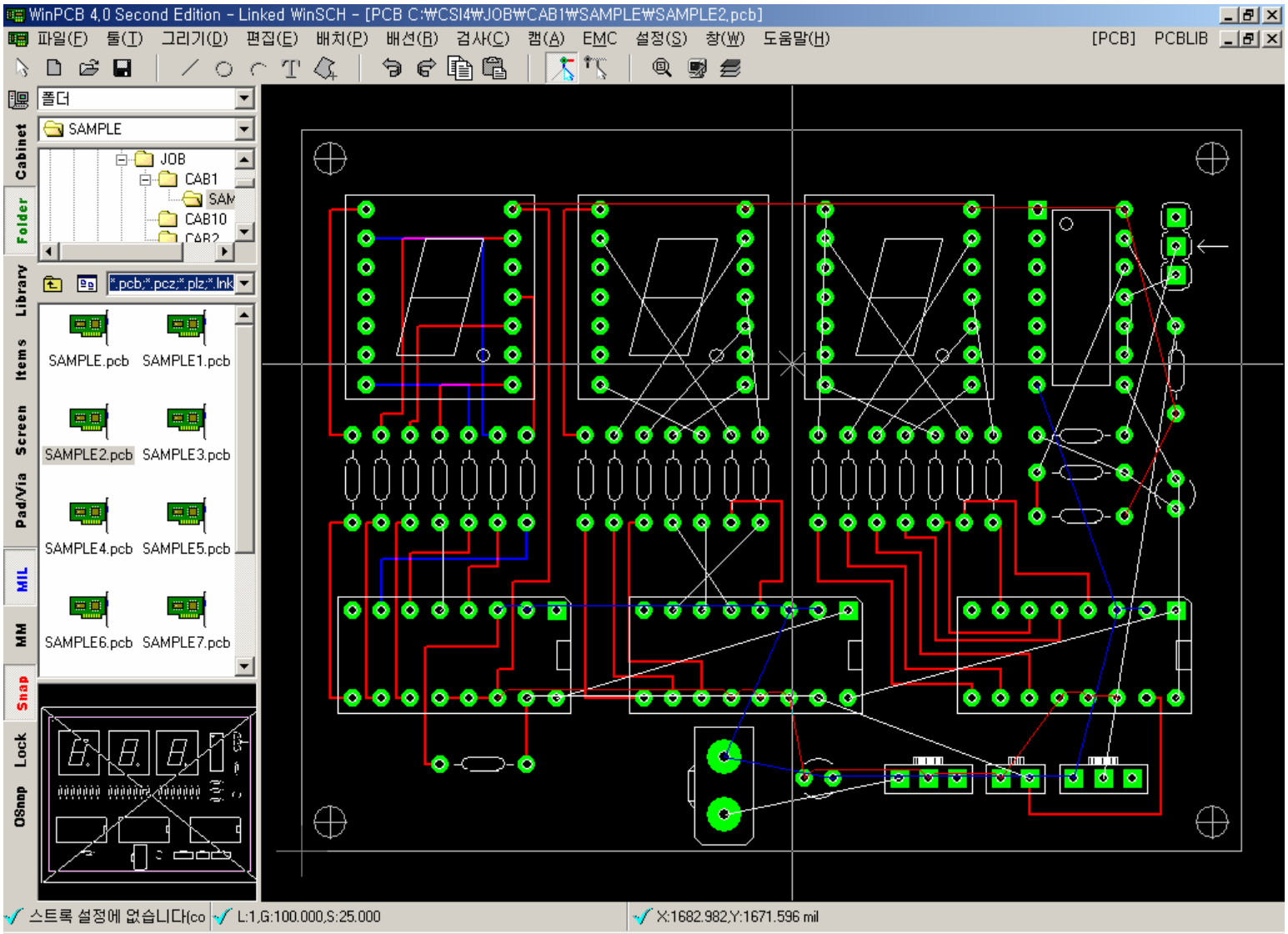

WinPCB 4,0 Second Edition - Linked WinSCH - [PCB C:₩CSI4₩JOB₩CAB1₩SAMPLE₩SAMPLE2.pcb]
파일(F) 툴(T) 그리기(D) 편집(E) 배치(P) 배선(R) 검사(C) 캠(A) EMC 설정(S) 창(W) 도움말(H)
[PCB] PCBLIB
라이브러리
LIB
FONT
HELP
Jumper
Layers
LIB
.lib;.lnk;*.jmp
libext
Arr8s.lib
ARR8-S.lib
ARRAY4.lib
Array4A.lib
Array4B.lib
U?
Cabinet
Folder
Library
Items
Screen
Pad/Via
MIL
MM
Snap
Lock
OSnap
화면을 확인합니다
L:1,G:100.000,S:25.000
X:955.432,Y:1963.766 mil

부품 배치

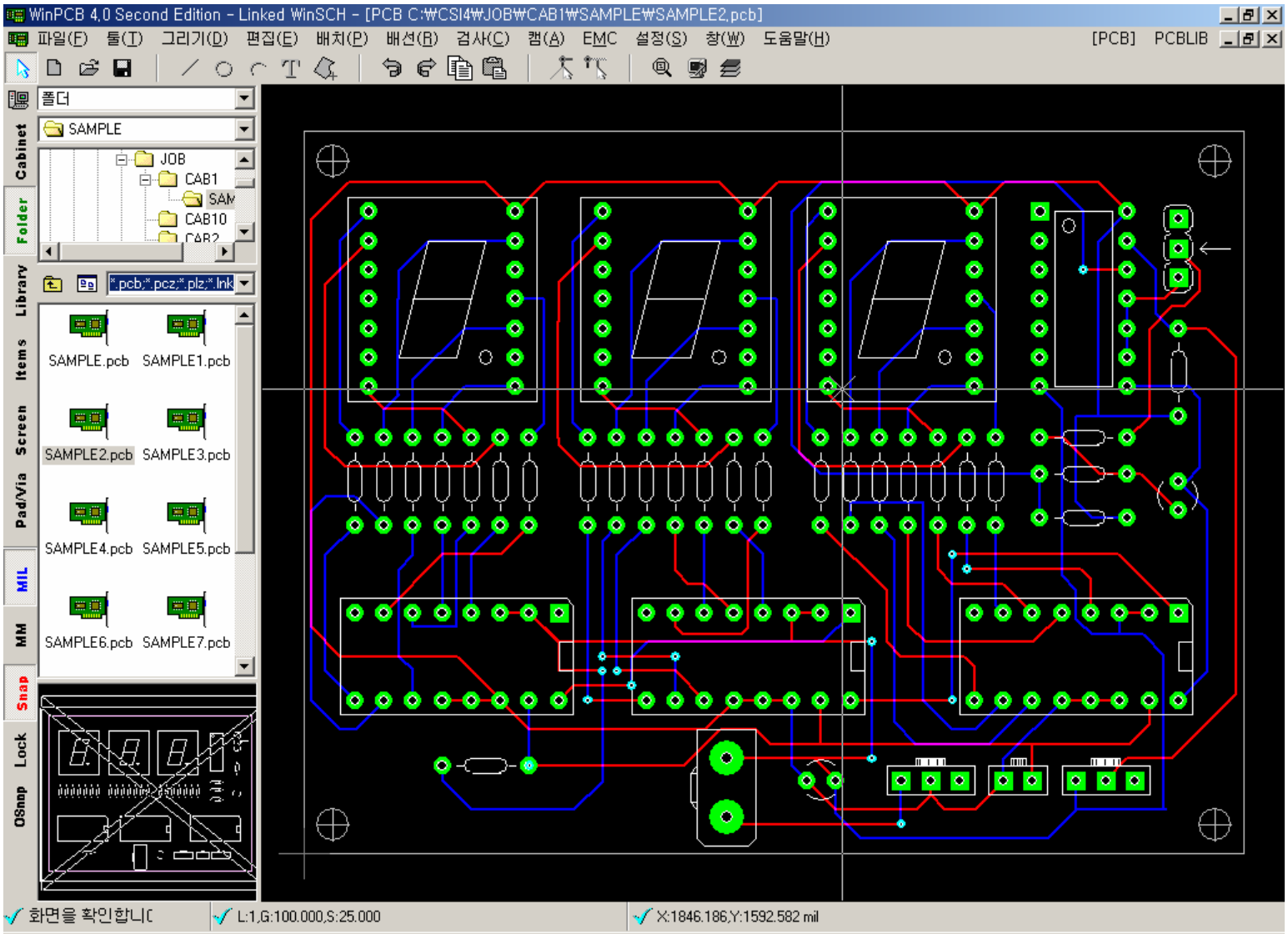
PCB 설계를 통한 노이즈 대책



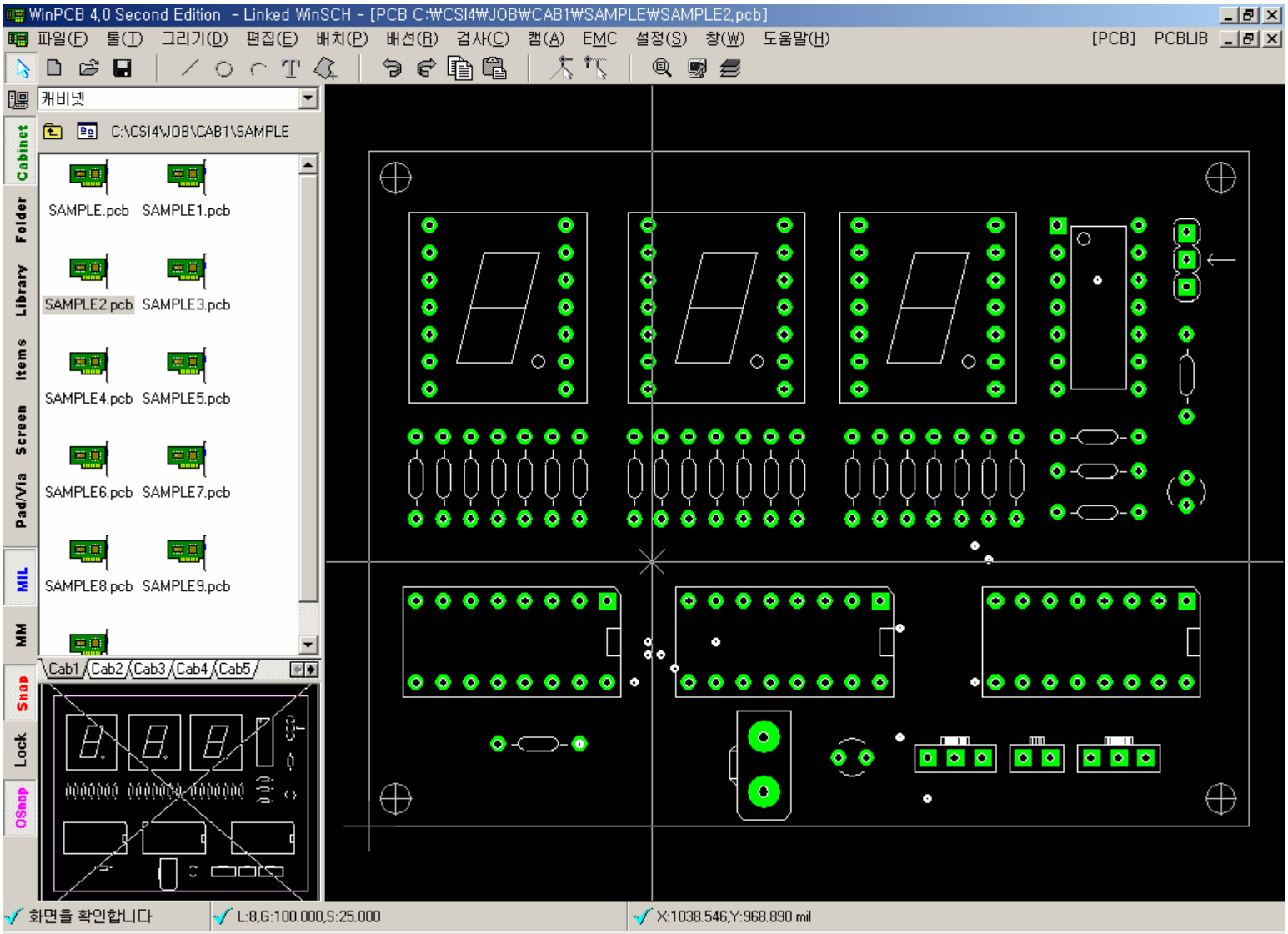
패턴 연결


WinPCB 4,0 Second Edition - Linked WinSCH - [PCB C:₩CSI4₩JOB₩CAB1₩SAMPLE₩SAMPLE2.pcb]
파일(F) 툴(T) 그리기(D) 편집(E) 배치(P) 배선(R) 검사(C) 캠(A) EMC 설정(S) 창(W) 도움말(H)
[PCB] PCBLIB
폴더
SAMPLE
JOB
CAB1
CAB10
.pcb;.pcz;*.plz;*.lnk
SAMPLE.pcb
SAMPLE1.pcb
SAMPLE2.pcb
SAMPLE3.pcb
SAMPLE4.pcb
SAMPLE5.pcb
SAMPLE6.pcb
SAMPLE7.pcb
Cabinet
Folder
Library
Items
Screen
Pad/Via
MIL
MM
Snap
Lock
OSnap
스트록 설정에 없습니다(co
L:1,G:100.000,S:25.000
X:1682.982,Y:1671.596 mil

패턴 연결 완료


WinPCB 4,0 Second Edition - Linked WinSCH - [PCB C:₩CSI4₩JOB₩CAB1₩SAMPLE₩SAMPLE2.pcb]
파일(F) 툴(T) 그리기(D) 편집(E) 배치(P) 배선(R) 검사(C) 캠(A) EMC 설정(S) 창(W) 도움말(H)
[PCB] PCBLIB
폴더
SAMPLE
JOB
CAB1
CAB10
.pcb;.pcz;*.plz;*.lnk
SAMPLE.pcb
SAMPLE1.pcb
SAMPLE2.pcb
SAMPLE3.pcb
SAMPLE4.pcb
SAMPLE5.pcb
SAMPLE6.pcb
SAMPLE7.pcb
Cabinet
Folder
Library
Items
Screen
Pad/Via
MIL
MM
Snap
Lock
OSnap
화면을 확인합니다
L:1,G:100.000,S:25.000
X:1846.186,Y:1592.582 mil

거버화일 출력


WinPCB 4,0 Second Edition - Linked WinSCH - [PCB C:₩CSI4₩JOB₩CAB1₩SAMPLE₩SAMPLE2.pcb]
파일(F) 툴(T) 그리기(D) 편집(E) 배치(P) 배선(R) 검사(C) 캠(A) EMC 설정(S) 창(W) 도움말(H)
[PCB] PCBLIB
캐비넷
C:\CSI4\JOB\CAB1\SAMPLE
SAMPLE.pcb
SAMPLE1.pcb
SAMPLE2.pcb
SAMPLE3.pcb
SAMPLE4.pcb
SAMPLE5.pcb
SAMPLE6.pcb
SAMPLE7.pcb
SAMPLE8.pcb
SAMPLE9.pcb
Cab1 Cab2 Cab3 Cab4 Cab5
Cabinet Folder Library Items Screen Pad/Via MIL MM Snap Lock OSnap
화면을 확인합니다
L:8,G:100.000,S:25.000
X:1038.546,Y:968.890 mil

방해 전자파 규제의 목적

- 기기 자체 및 기기 상호간에 다한 장해 와오 동작 방지
- 방송 신호등 유무선 통신망의 보호
- EMC 사고에 의한 인명, 재산상의 보호
- 수입 규제 수단(무역장벽)으로 활용

노이즈의 생성

- Noise가 방생하는 부분은 전압과 전류가 변화하는 부분, 즉 dv/dt 와 di/dt가 발생하는 부분이다. 또한 회로의 특성상 이러한 부분이 없을 수는 없는 것이다. 즉 노이즈는 필연적으로 발생하는 것이라고 생각하면 된다. 그러므로 어떻게 하면 노이즈에 영향이 없고 노이즈를 줄일 수 있는 Artwork를 할 수 있을까? 이에 대한 답은 노이즈를 없애는 Artwork란 존재하지 않는다는 것이다. 다만 줄이거나, 회로에 영향을 줄인다는 점을 할 수 있을 뿐이다.

EMC의 원인과 대책

회로의 LAYOUT	개발초기 단계에서의 고려사항 회로 부품의 신호별 배치, 격리, 배선, 동판, 파워 플레인등
Shielding	Chassis나 Cabinet의 Shielding처리
Grounding	회로별 Ground처리 Cabinet, Chassis, Cable의 Ground(low impedance)
Filtering	Filter의 선정 및 적용 : Normal, Common Mode 회로별 Filter선정
Cable의 처리	내부 배선의 정리/적용
기타	각종 EMC대책 부품의 사용, PCB상의 고려사항 등

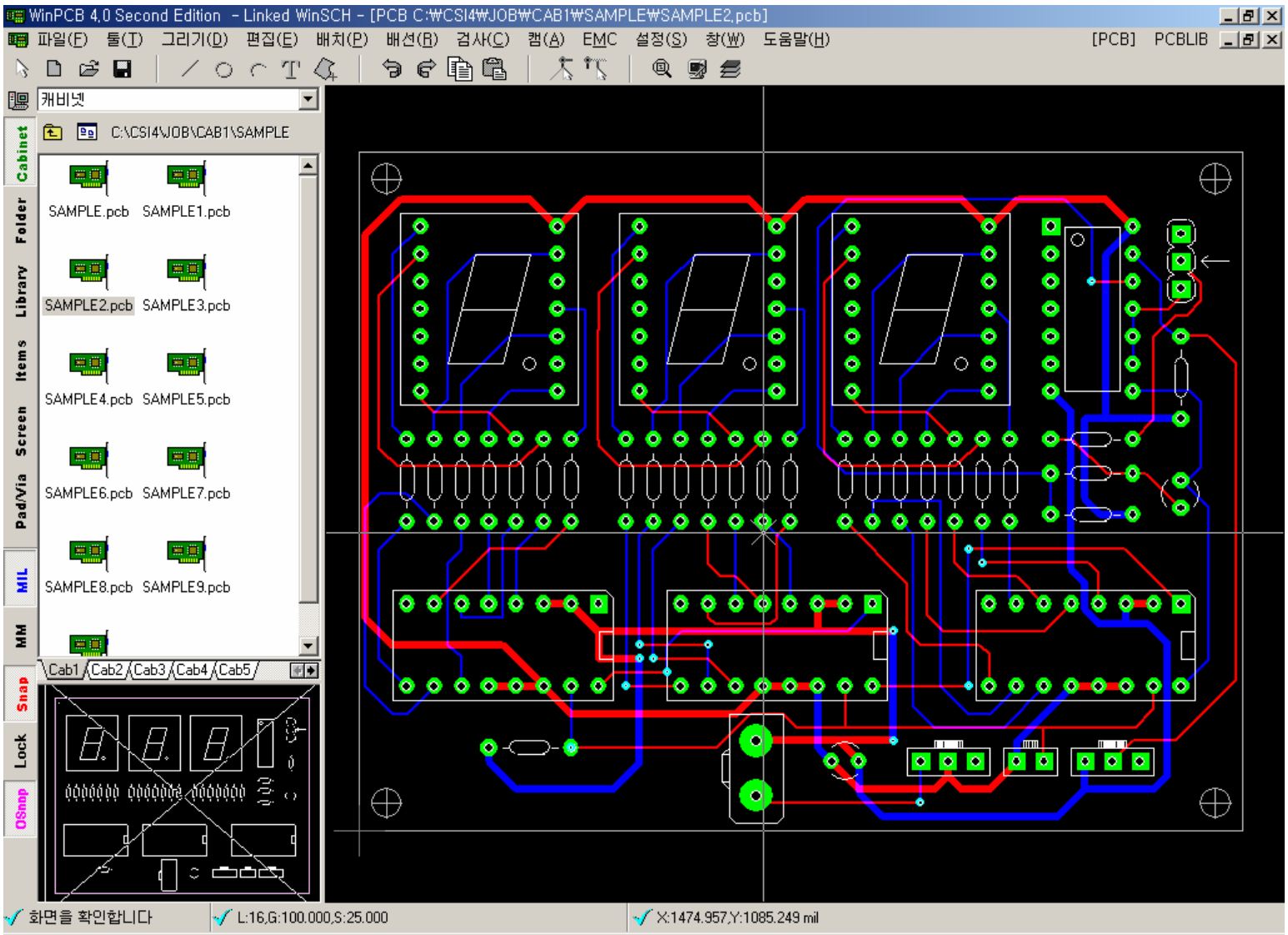
- 0 VOLT로 기준 전위가 되고 있는 그라운드의 전위가 실제로는 다른 경우가 많은데, 시간적으로 변화되면, 기기의 정상적인 동작을 하기 어렵게 된다.
- 1.접지(earth)회로에 전류가 흐르면, 그것이 가지는 임피던스에 의해 전압강하가 일어나고, 기준전위가 변화되게 된다.
- 2.접지점(Grounding Point)이 여러 개이면, 접지회로가 루프(loop)를 형성하게 되고 그라운드 루프전류가 흐르고, 기준전위의 변화를 초래하게 된다.

Q. 그라운드는 최대한 굵고 넓게 확보하고 폐루프를 형성 해서는 안된다.

A. 그 이유는 폐루프는 크면 클수록 안테나 역할을 충실히 한다. 필요 없는 공중의 방사 노이즈를 적극적으로 받아들이는 악영향을 끼친다.

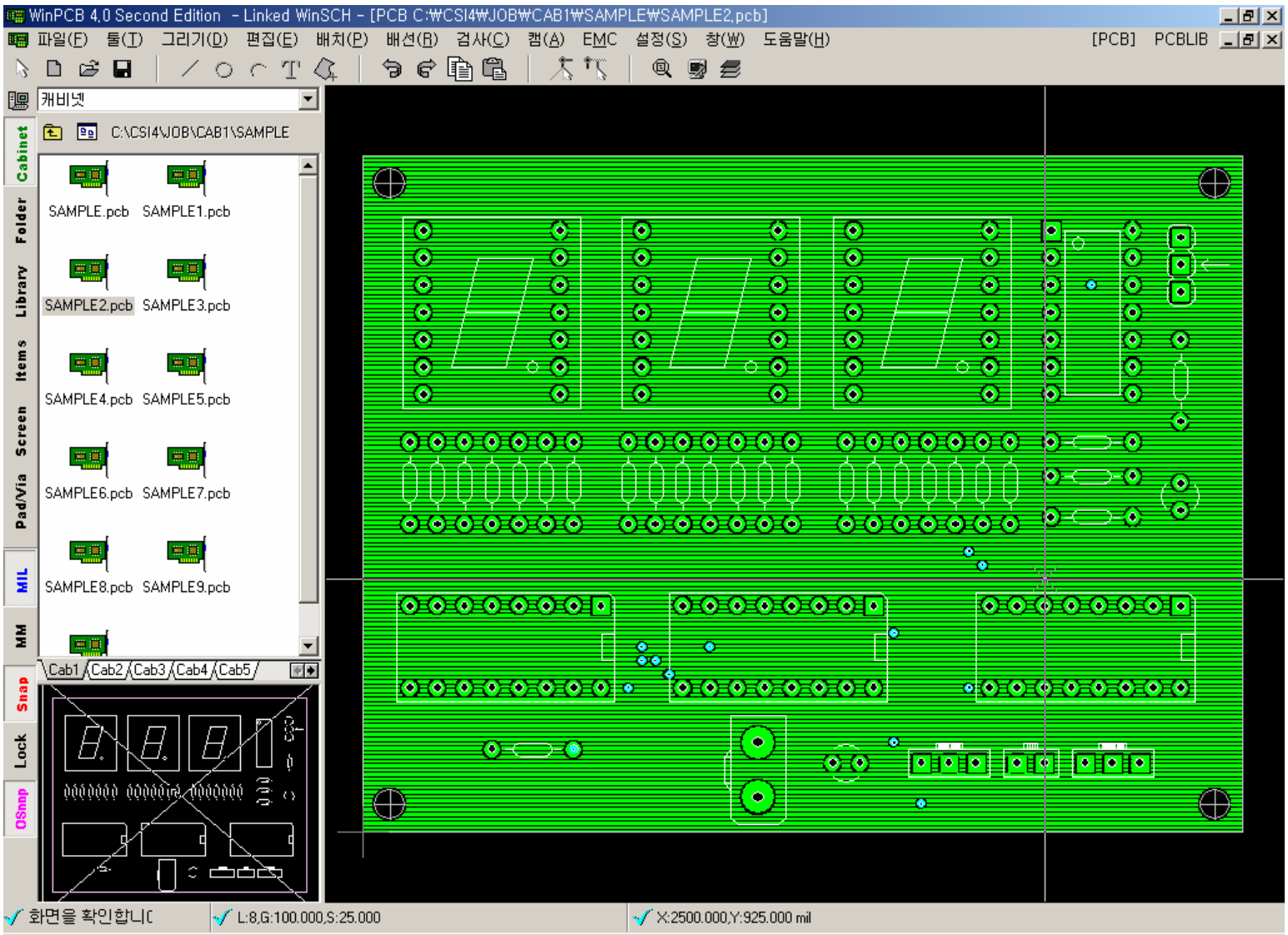
멀티 PCB 내층과 같이 GND패턴과 전원 패턴을 평행하게 일치 시킴 으로서 무한 원판같은 효과로 인해 노이즈를 능동적으로 차단 할 수 있다.

VCC패턴과 GND패턴을 굵게 배선



4층 기판 **VCC**층과 **GND**층을 넣음

PCB 설계를 통한 노이즈 대책

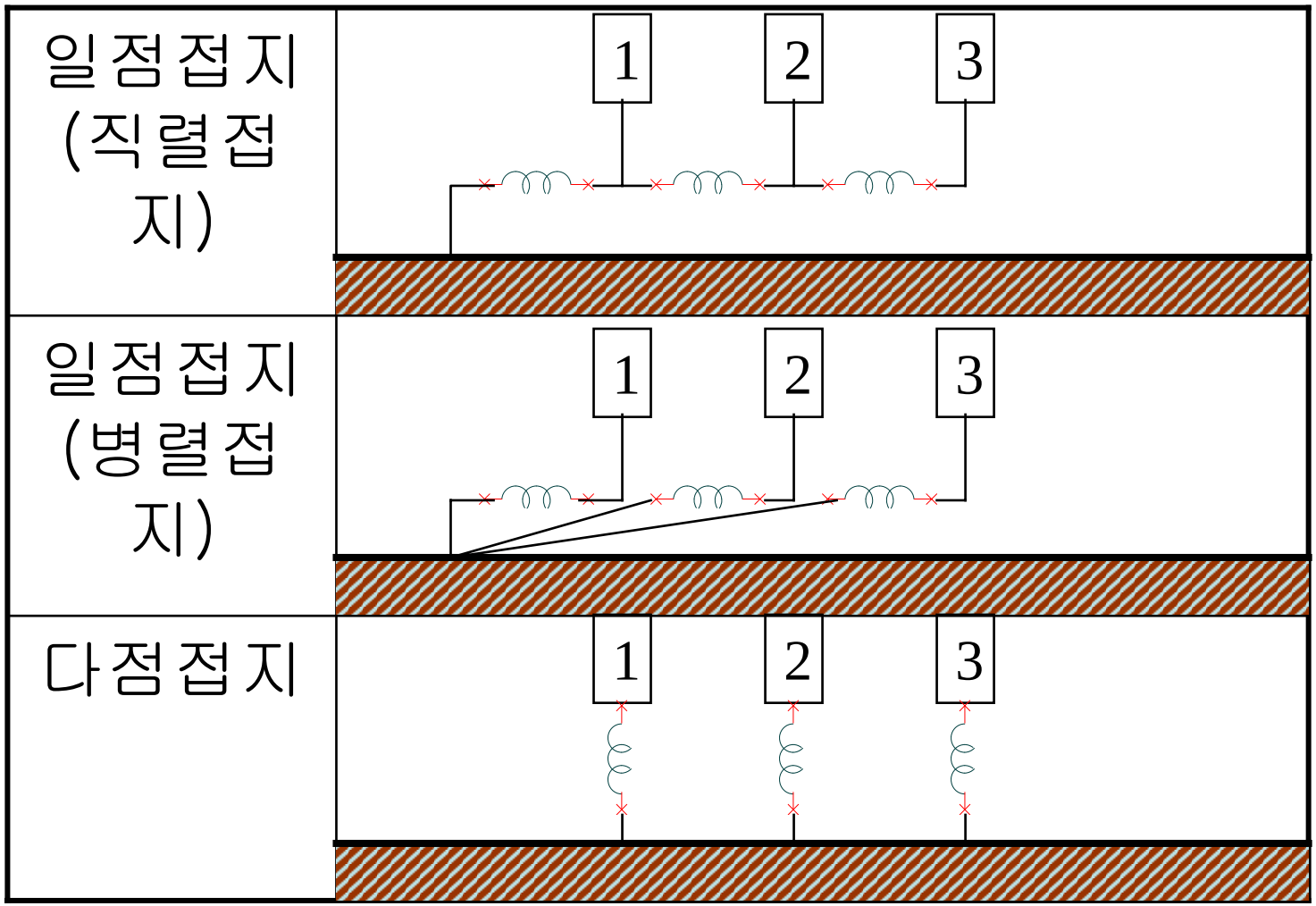


다층 기판

Layer#	1	2	3	4	5	6	7	8	9	10	Comments
2 layers	S1 G	S2 P									Lower-speed designs
4 layers (2 routing)	S1	G	P	S2							Diffcult to maintain high signal impedance *and* low power impedance
6 layers (4 routing)	S1	G	S2	S3	P	S4					Lower-speed design, poor power high signal impedance
6 layers (4 routing)	S1	S2	G	P	S3	S4					Default critical signals to S2 only
6 layers (3 routing)	S1	G	S2	P	G	S3					Default lower-speed signals to S2-S3
8 layers (6 routing)	S1	S2	G	S3	S4	P	S5	S6			Default high-speed signals to S2-S3. It has poor power impedance
8 layers (4 routing)	S1	G	S2	G	P	S3	G	S4			Best for EMC
10 layers (6 routing)	S1	G	S2	S3	G	P	S4	S5	G	S6	Best for EMC. S4 is susceptible to power noise

S=signal routing layer, P=power, G=ground

접지 방법



접지 방법

- 일점접지(직렬접지)
  소자, 회로, 상호접속 등의 속도가 1Mhz이하의 범위일 때, 일점접지 접속이 최고이다.
  노이즈영향을 고려하지 않는 곳에 적합함
- 이보다 높은 주파수에서 상호 접속 트레이스의 인덕턴스는 pcb 임피던스를 증가시키고 주파수에서는 전원 플레인과 상호 접속 트레이스의 임피던스가 눈에 띄게 된다.
- 1Mhz이상의 주파수에서는 일점 접지는 일반적으로 사용되지 않는다.(단, 예외도 있을 수 있다.)
- 다점접지 : 고주파 회로(1 ㎒ 이상)와 디지털회로의 접지에 적합하며, 접지면과 가능한 짧게 연결해야 함.

Crosstalk(크로스 토크)

- 발생원인

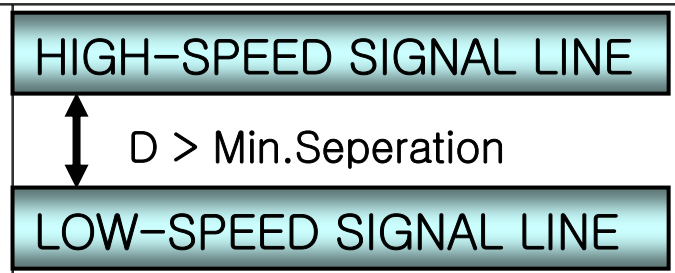
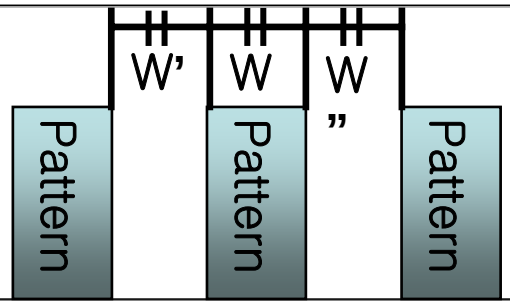
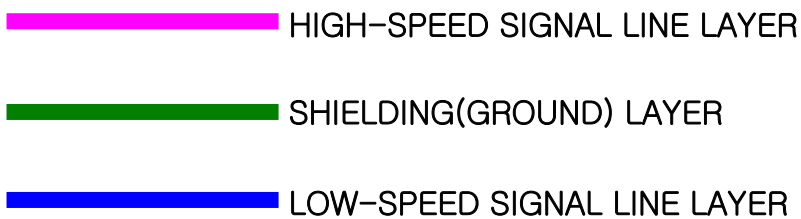
  : 전자 시스템의 고속/고밀도화로 인하여 근접한 다른 신호선의 신호 전송을 방해하여 신호 전송 신뢰도의 하락 및 시스템의 오동작을 유발한다.

- Crosstalk의 영향

  : 실제적인 connection이 이루어 지지 않은 인접한 signal에 상대방의 신호가 영향을 미치는 현상을 발생시킨다.

Crosstalk(크로스 토크)

PCB 설계를 통한 노이즈 대책

다중 연결된 신호선간의 간격을 넓힌다.	
3W의 법칙 배선 두께를 W라고 했을 때 배선을 기준으로 좌(w`),우(w``)로 배선 두께 만큼 다른 배선의 간격이 확보되어 있다면 CROSSTALK가 일어나지 않는 것으로 본다.	
다중 연결된 신호선간에 접지선을 삽입한다.	
다층기판에서 고속 신호선 밀도가 높은 층과 낮은 층간에 접지층을 삽입한다.	

Decoupling Condenser

- **Decoupling Condenser 란?**
  : IC옆에 위치하여 전원을 받아 충전한 후 IC가 일시적으로 많은 전원을 소비할 때 충전한 전원을 공급해 주는 콘덴서이다.

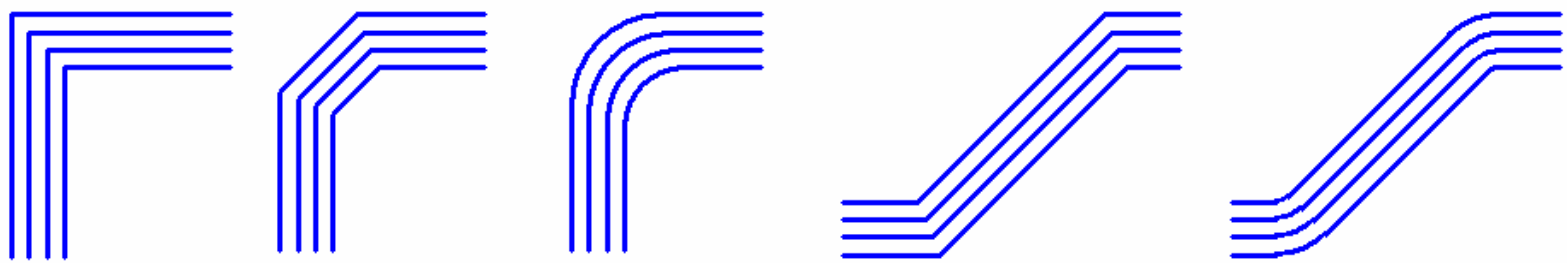
- 위치는 IC바로 옆에 위치하면 가장 효과적으로 전원 라인의 변동을 억제 할 수 있다.

- 전류변화 (di/dt) 와 전압변화(dv/dt)가 생길 때 노이즈가 발생하기 때문에 디커플링 콘덴서로 노이즈 발생을 저감 할 수 있다.

배선(PATTERN)

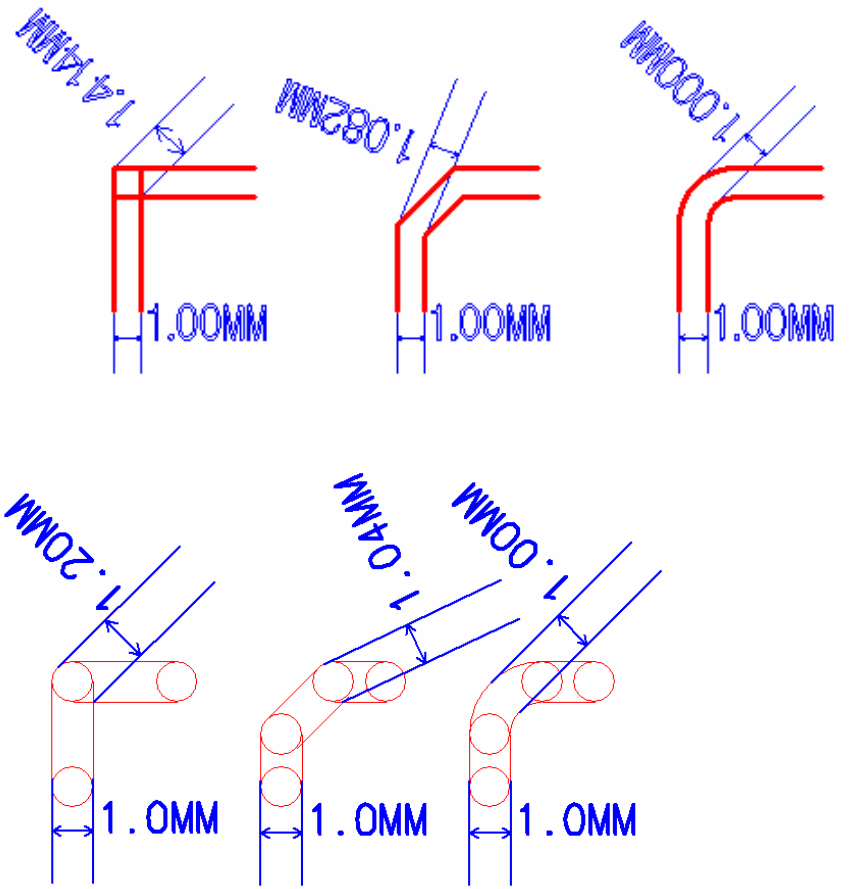
- 배선은 전자회로의 신호를 전달하는 역할을 한다.
- 배선의 굵기, 간격, 모양에 따라 여러가지 특성을 가진다.
- 배선을 단순한 전송선로로만 보아서는 안되는 이유는 배선이 가진 전기적, 자기적인 역할이 미치는 영향이 다르기 때문이다.(클럭 속도가 빠를 수록 더욱 더 중요해 진다.)

배선(PATTERN)



직각 **45도, 135도** **90도, ARC** **135도,** 등간격 직선 **135도,** 등간격 **ARC**

배선(PATTERN)



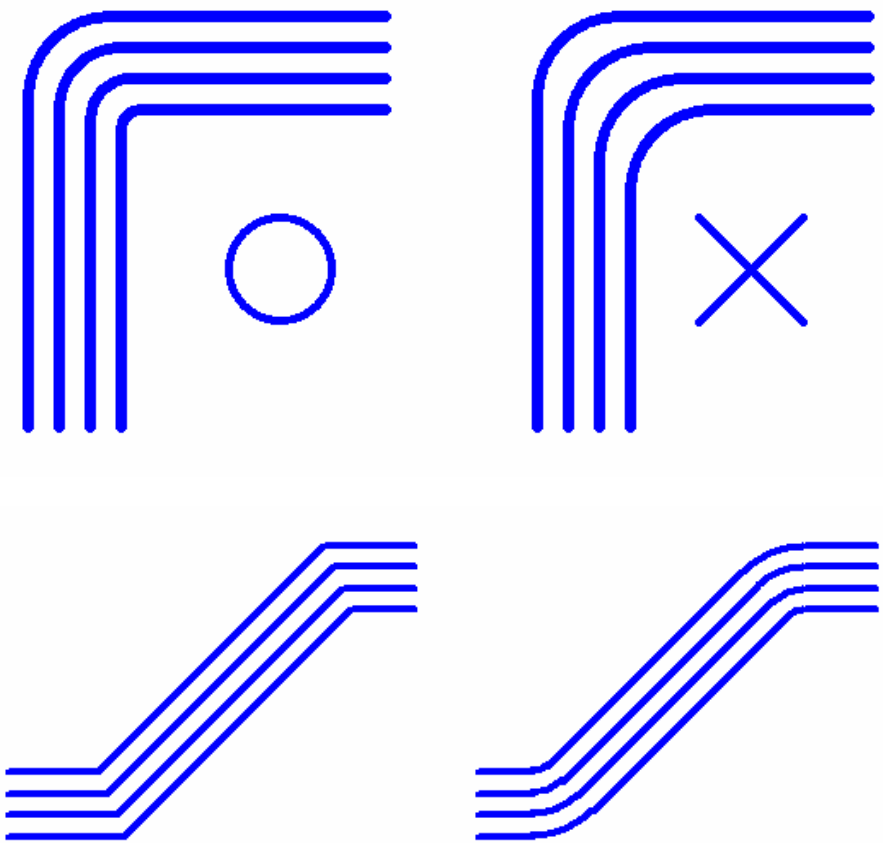
이론상 수치

- 직각 : 1.414
- 135도 : 1.082
- 호 : 1

실제 수치

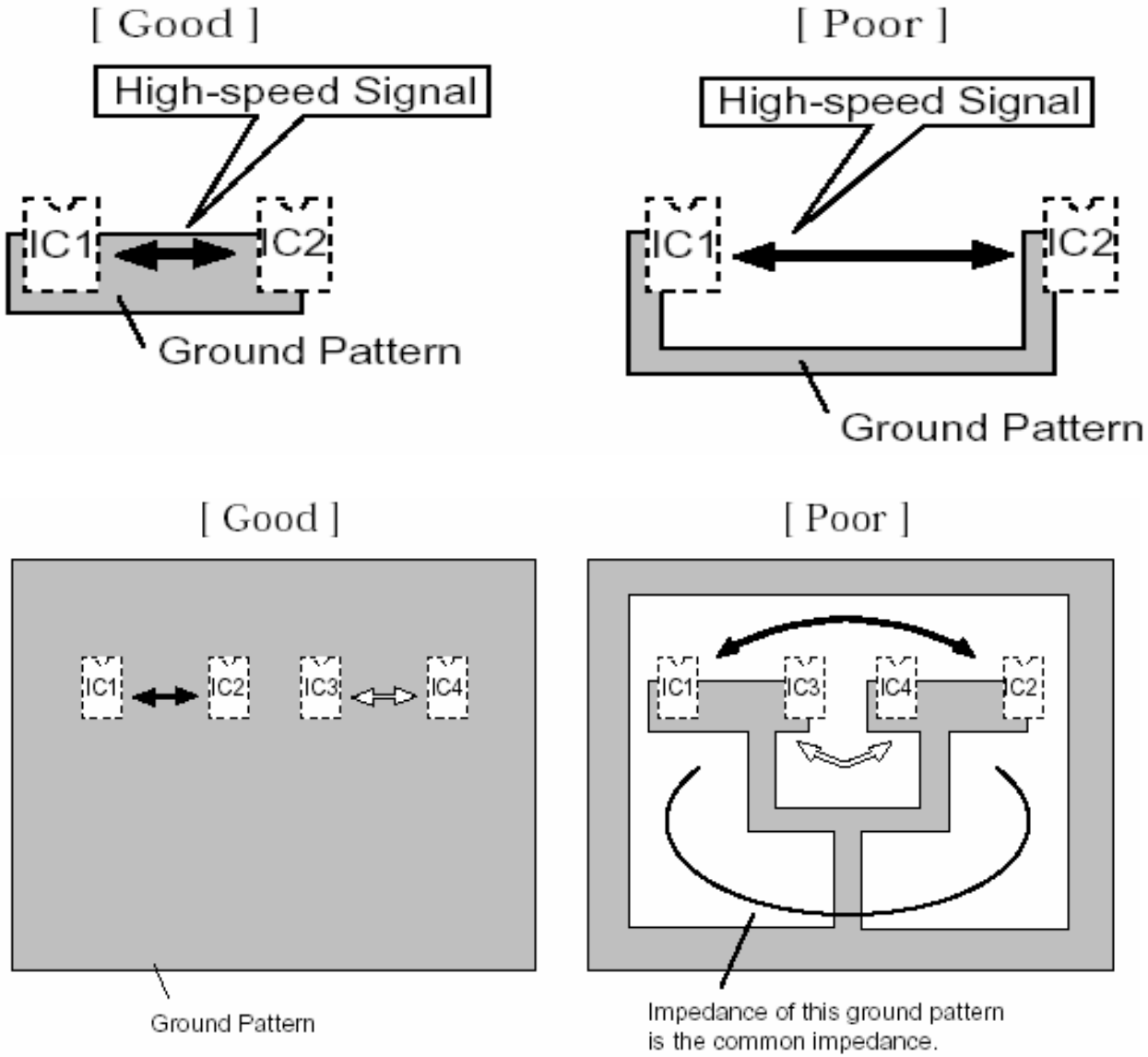
- 직각 : 1.2
- 135도 : 1.04
- 호 : 1
- 선을 그릴 때 모서리 부분을 직각이 아닌 원형으로 그리기 때문에 이론 수치의 절반만 나옴.

특성이 좋은 패턴의 예



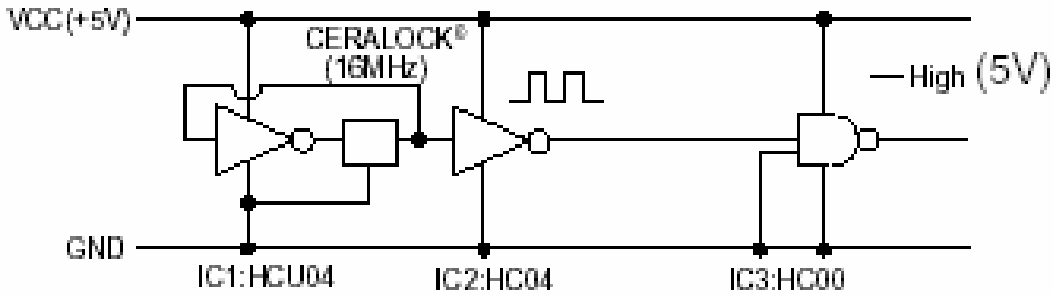
- 각 배선간 간격을 등 간격으로 만든다.
- 모서리 부분의 처리는 직각이나 직선처리보다는 호형으로 한다.
- 되도록 이면 짧게 배선한다.
- 버스패턴을 여러 개를 동시에 배선하지 않는다 (중간에 GND배선삽입)

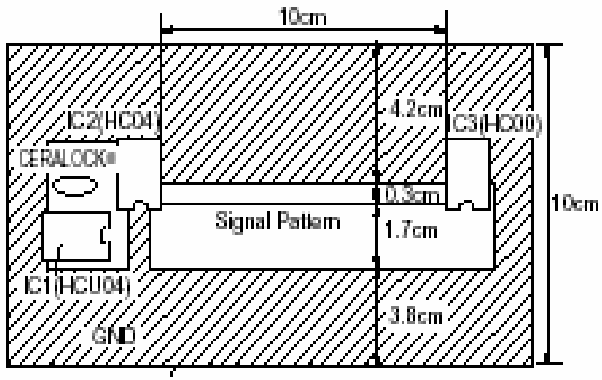
Improved Ground Pattern



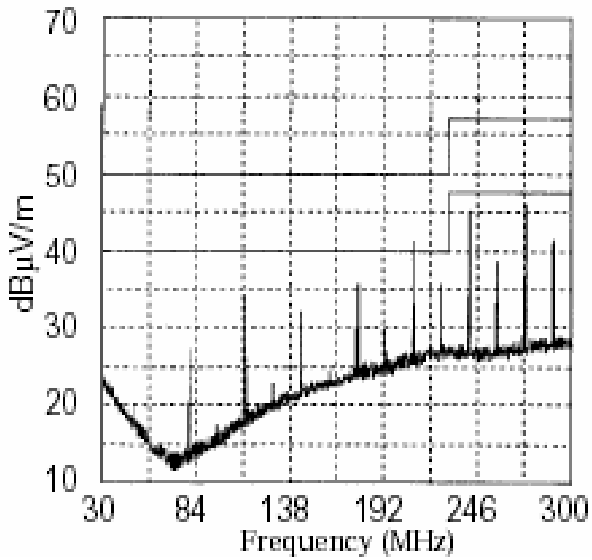
Influence of Ground Pattern

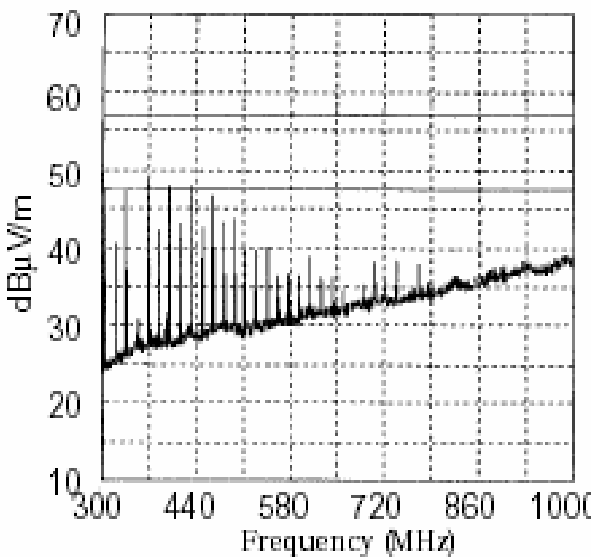
PCB 설계를 통한 노이즈 대책





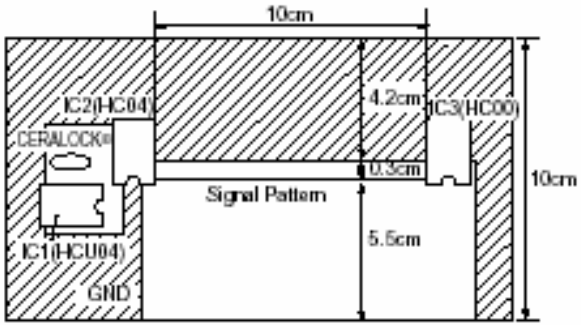
[Radiated Noise]

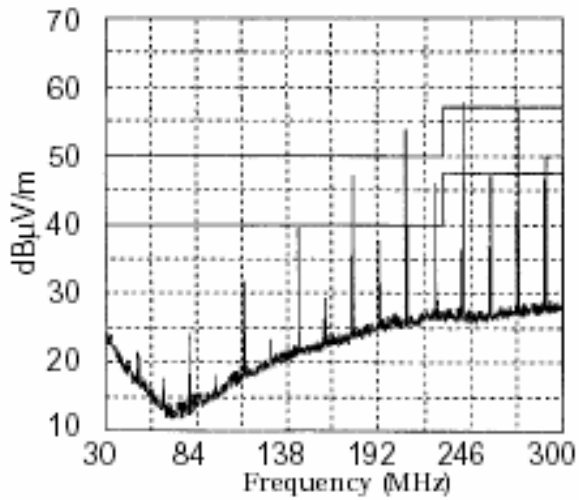


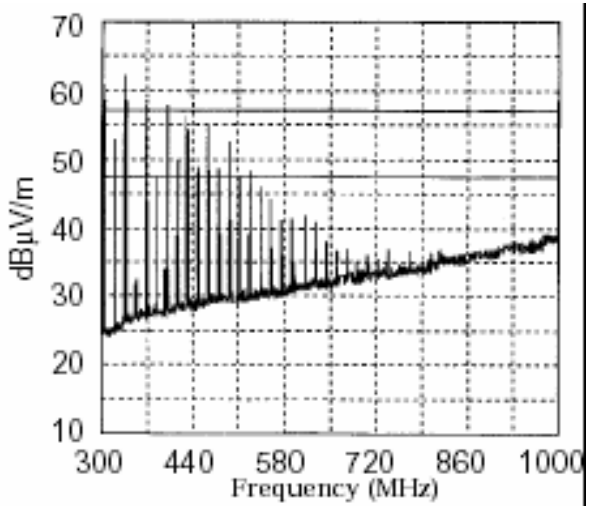


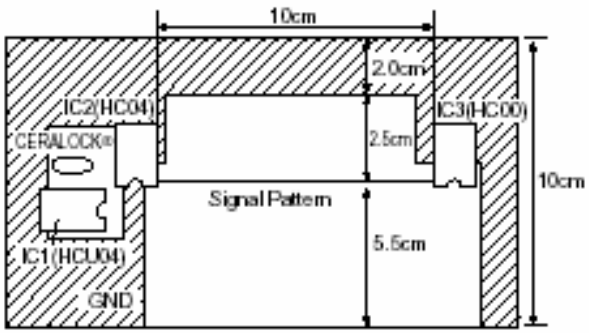
Influence of Ground Pattern

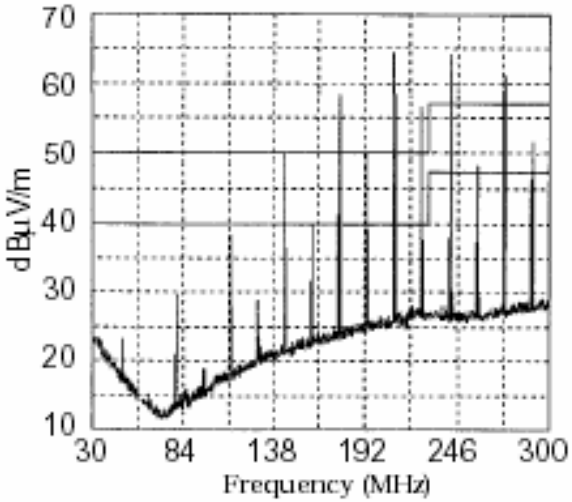
PCB 설계를 통한 노이즈 대책

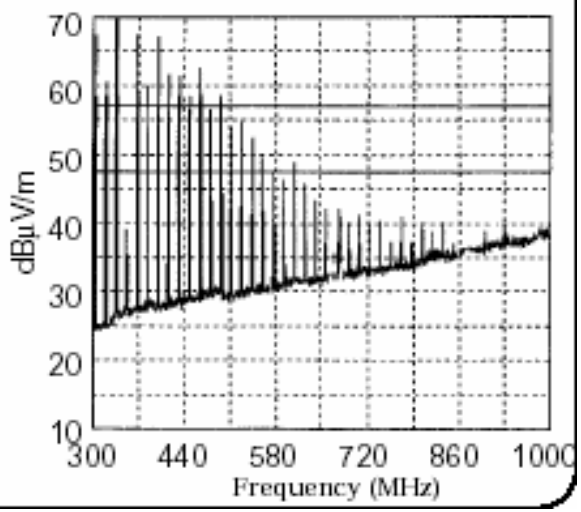




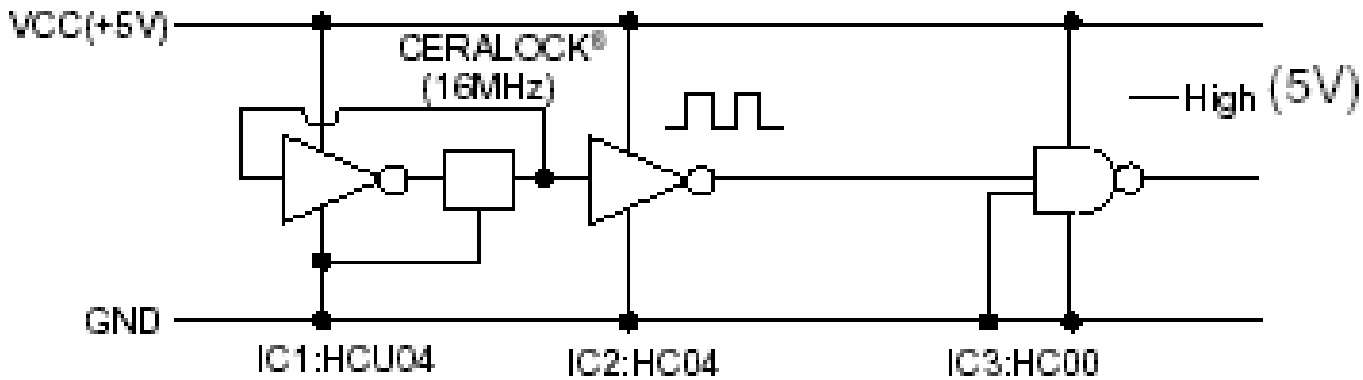








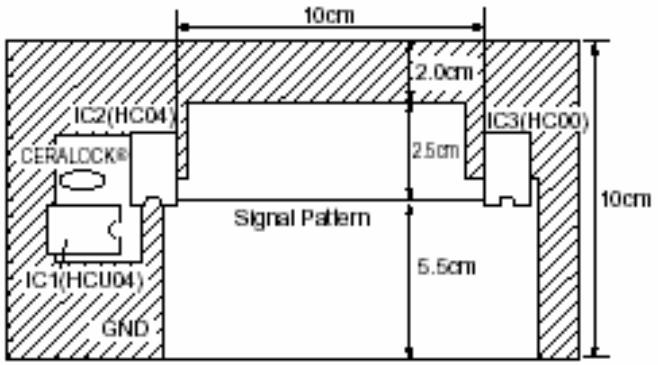
Improved Ground Pattern with Ground Pattern

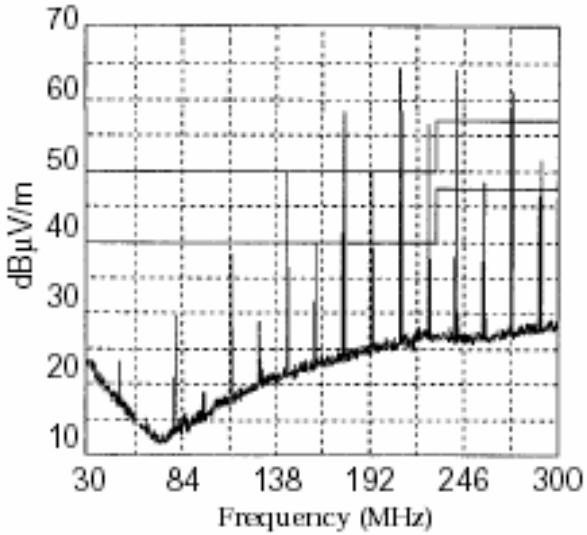


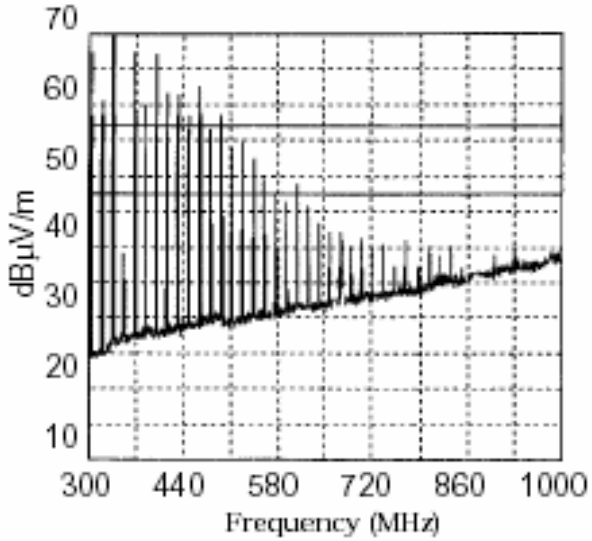
Improved Ground Pattern with Ground Pattern

PCB 설계를 통한 노이즈 대책

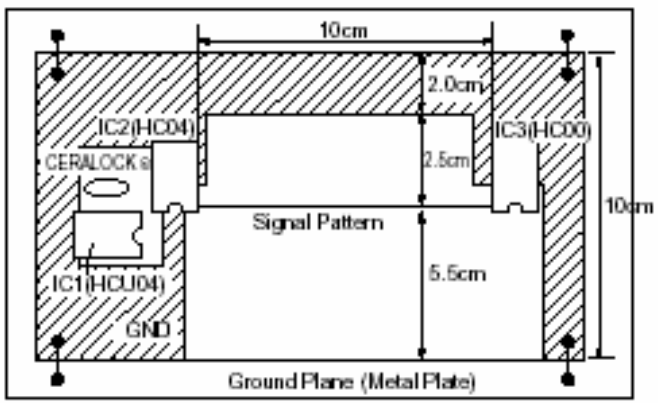
Initial

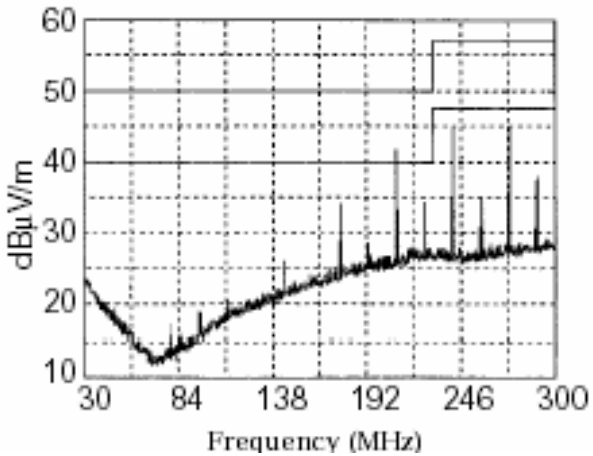


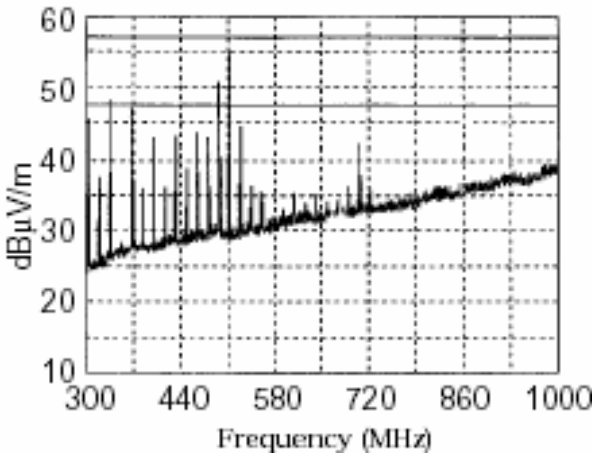




Ground Strengthening Only



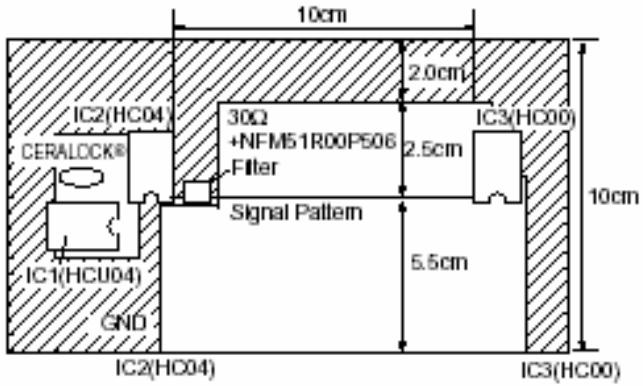


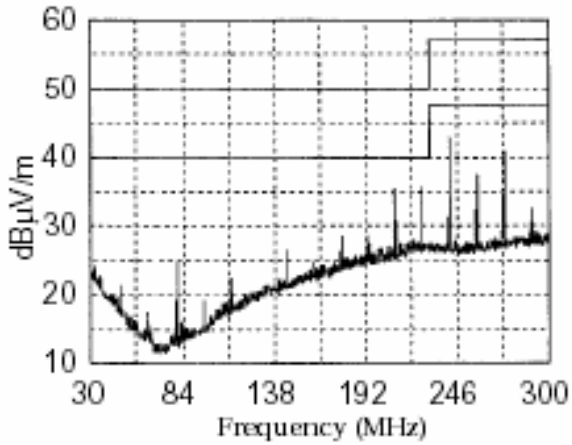


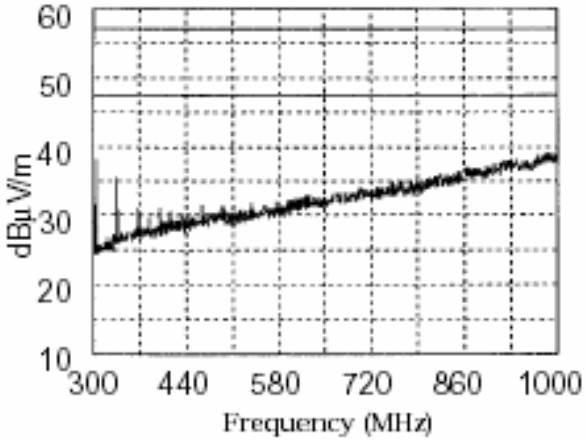
Improved Ground Pattern with Ground Pattern

PCB 설계를 통한 노이즈 대책

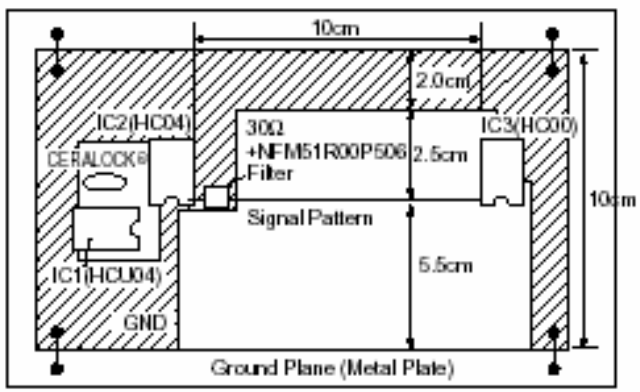
EMI Suppression Filter Only

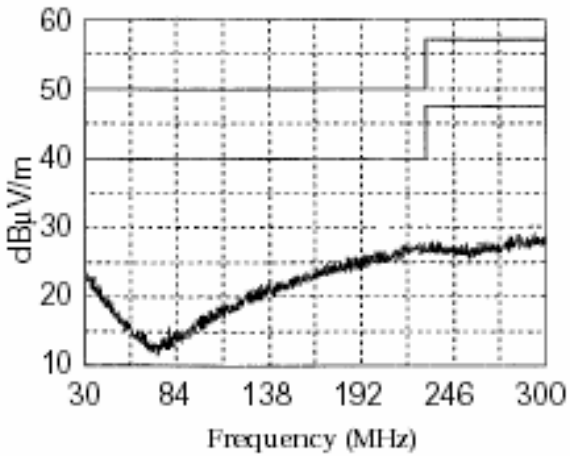


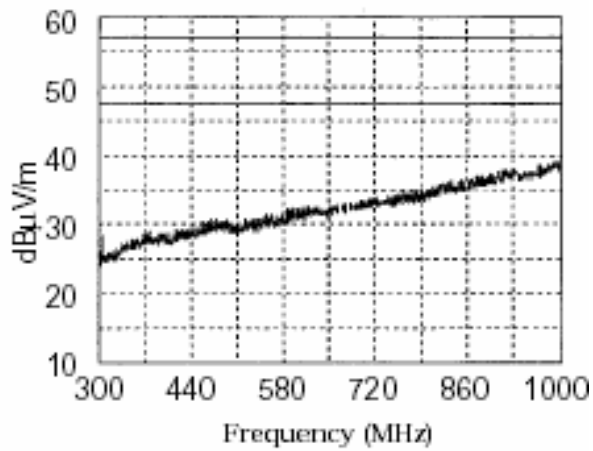




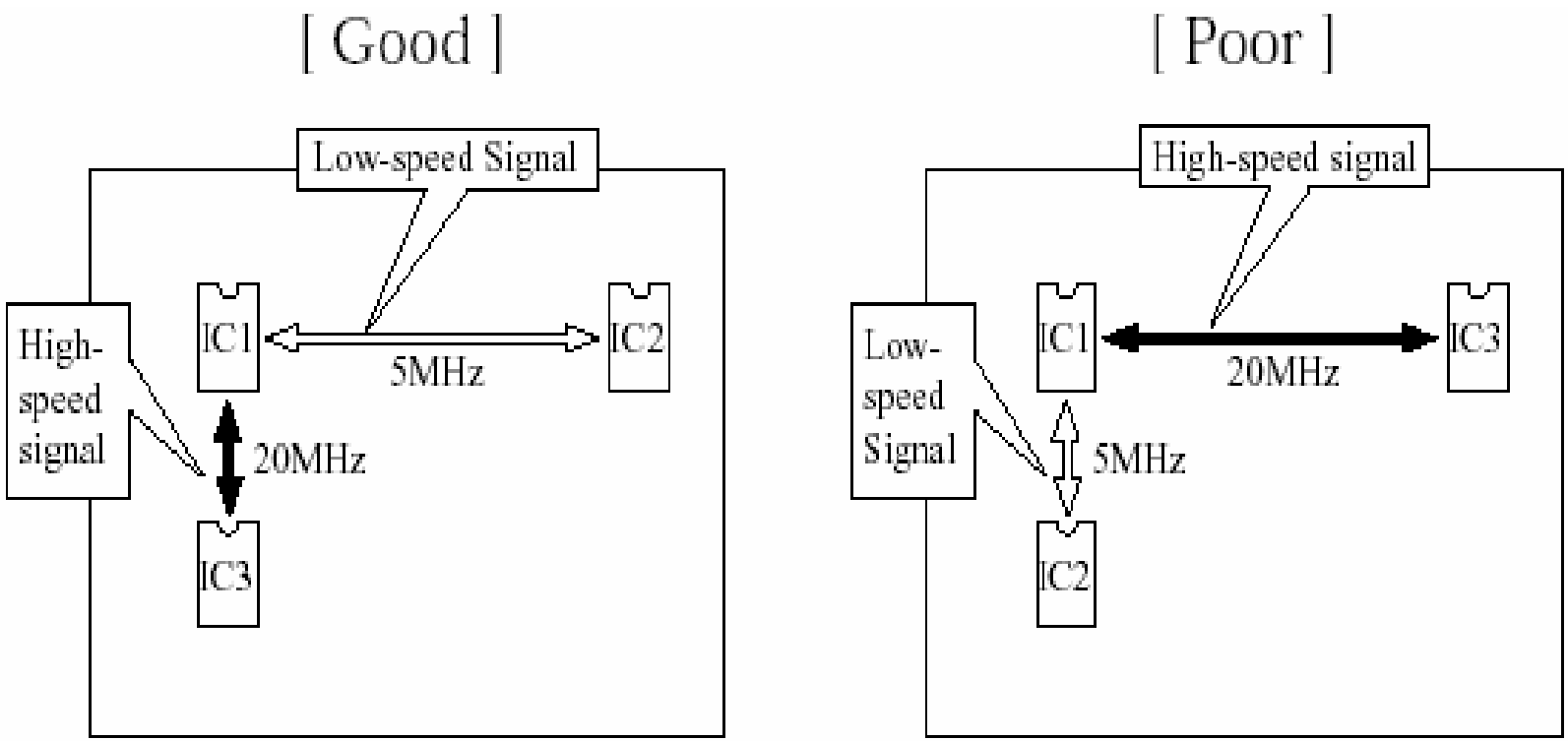
EMI Suppression Filter and Ground Strengthening







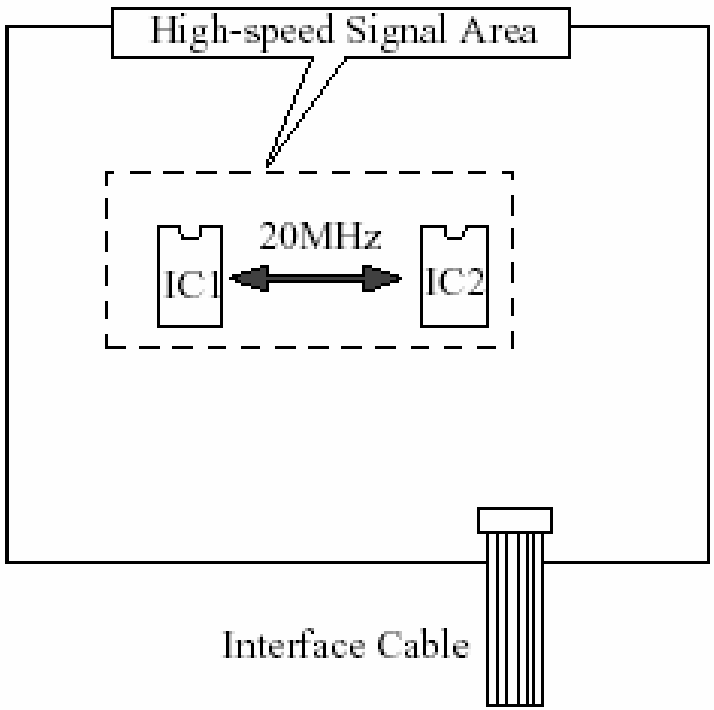
Changing Component and Pattern Layout



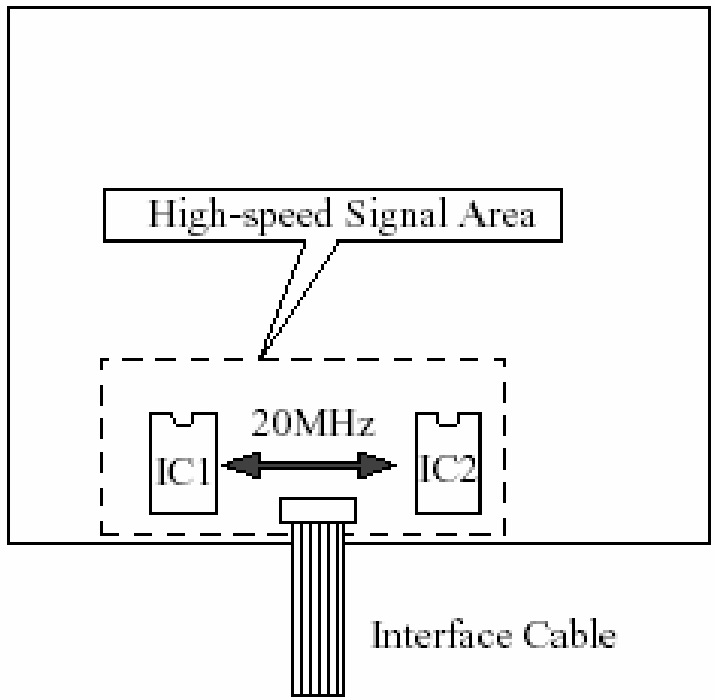
Changing Component and Pattern Layout

PCB 설계를 통한 노이즈 대책

[Good]

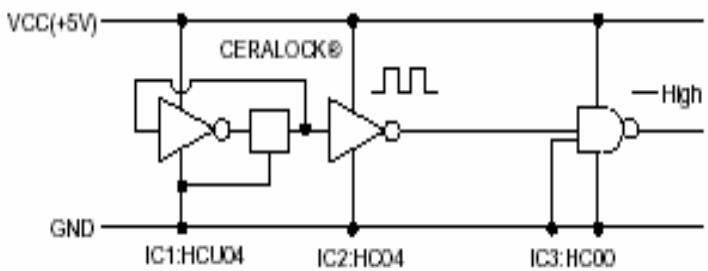


[Poor]

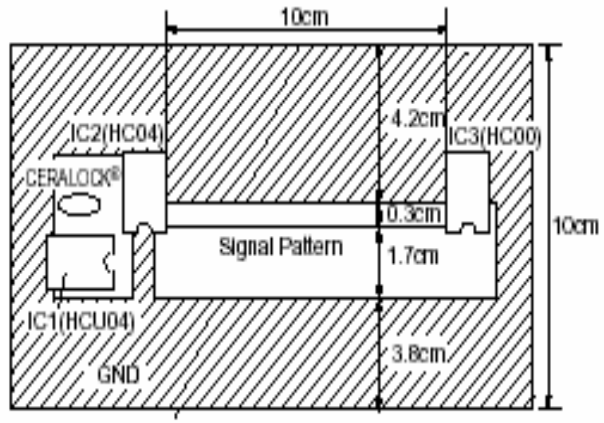


Influence of Signal Frequency

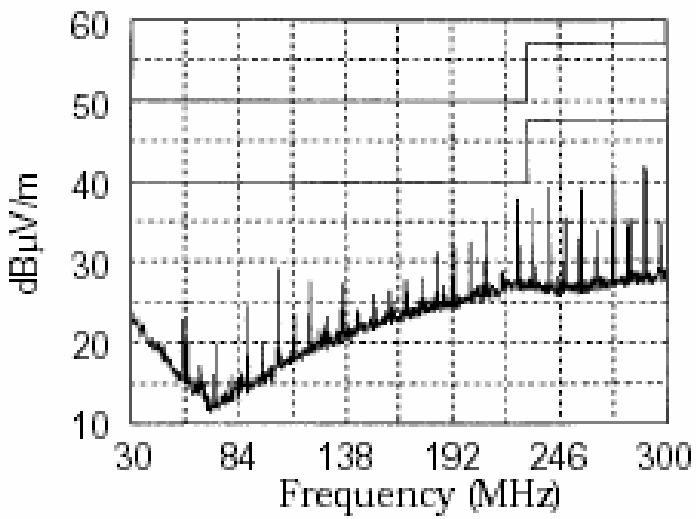
■ Test Circuit

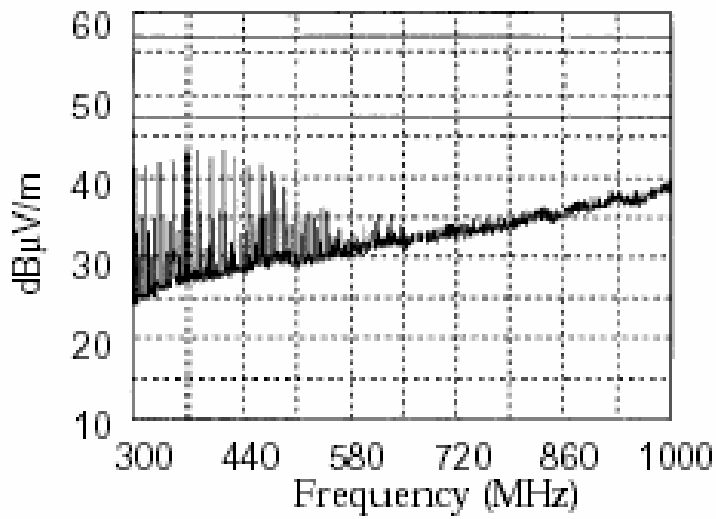


■ Board Layout



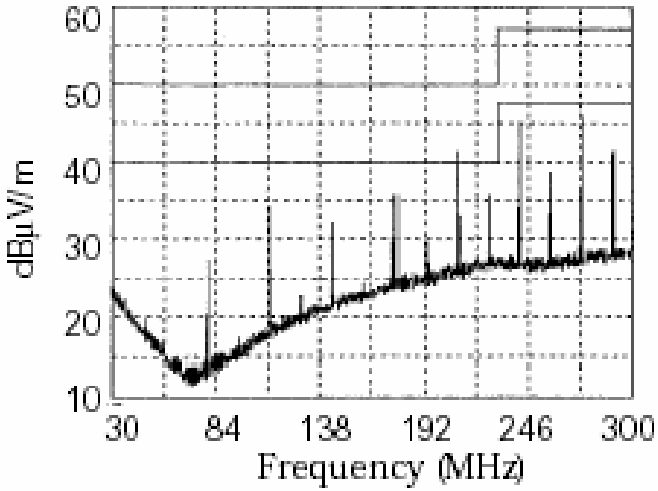
8MHz

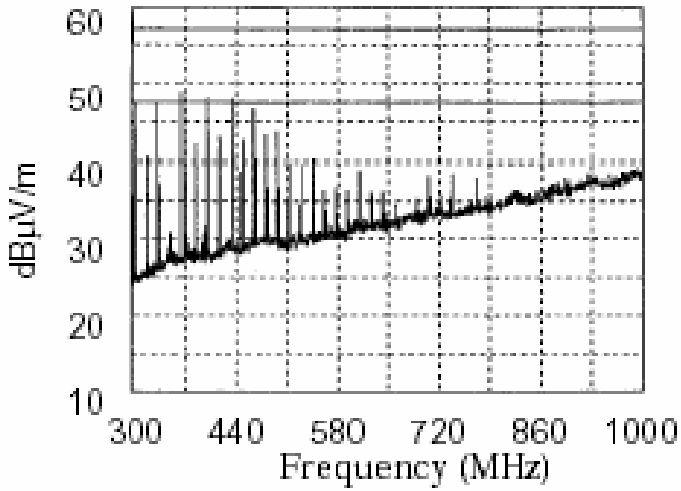




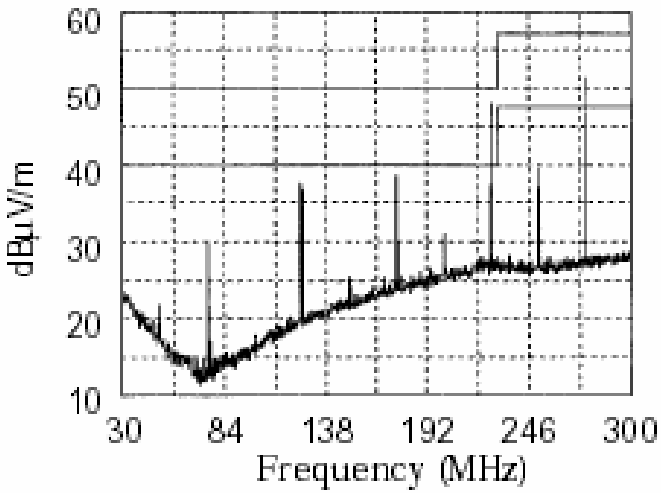
Influence of Signal Frequency

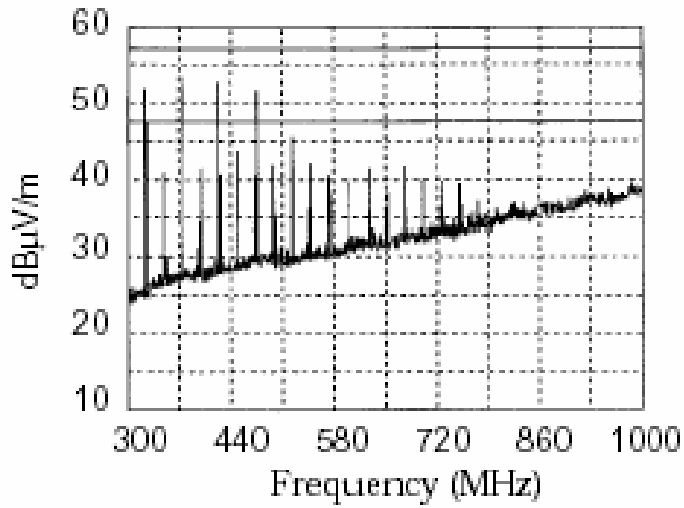
16MHz





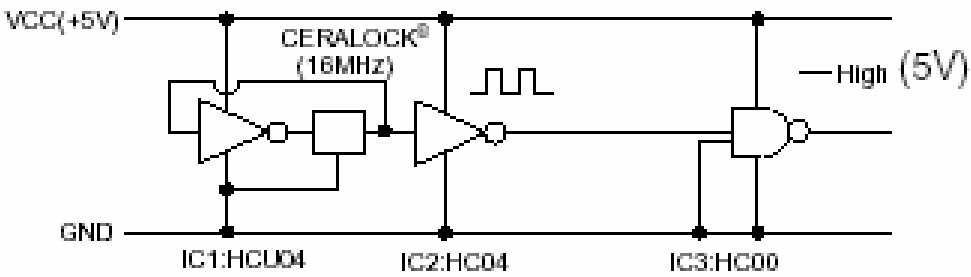
25MHz

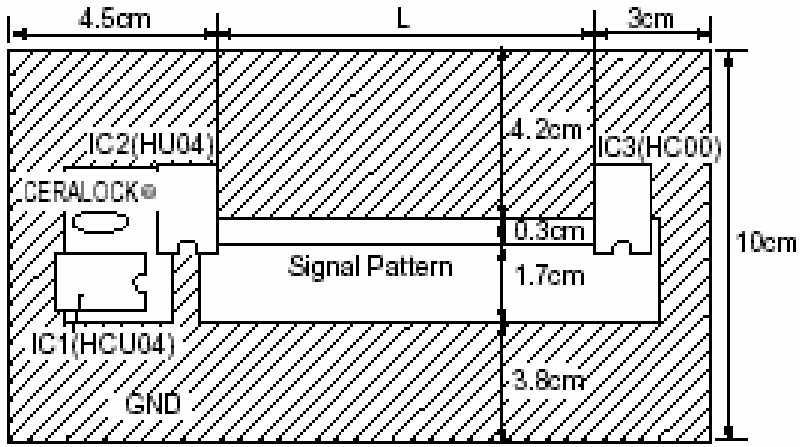




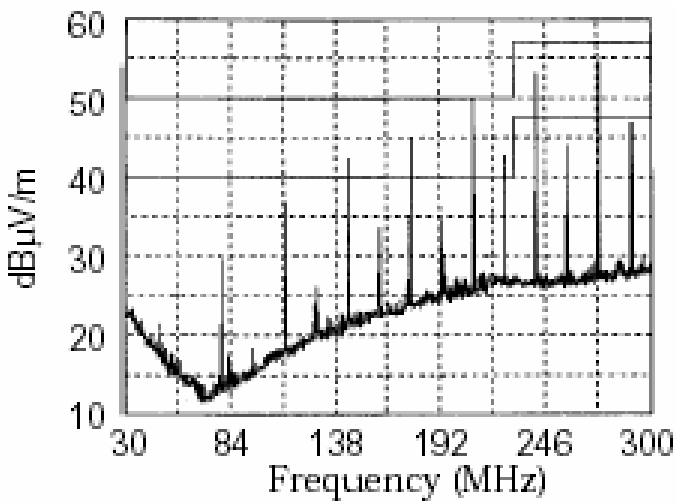
Influence of Signal Path Length

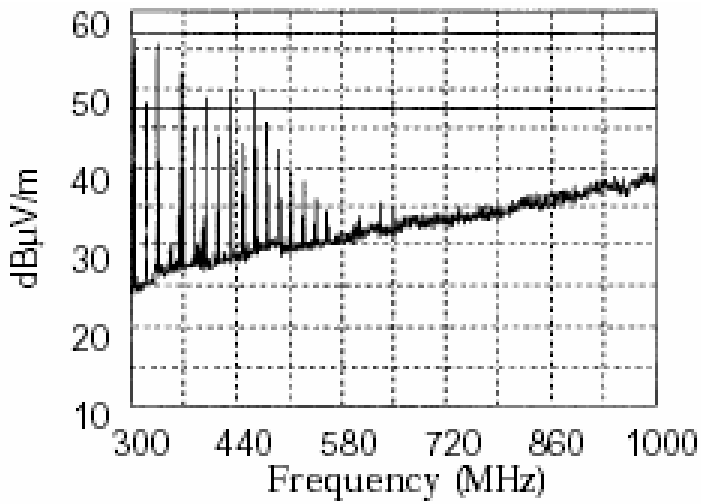
PCB 설계를 통한 노이즈 대책





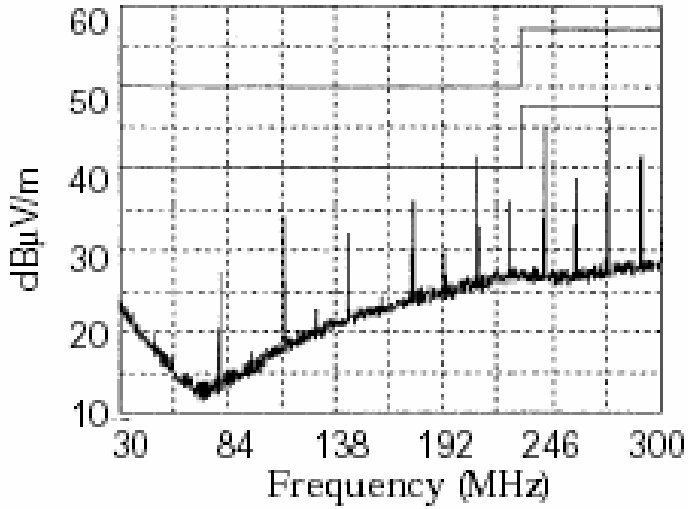
L=20cm

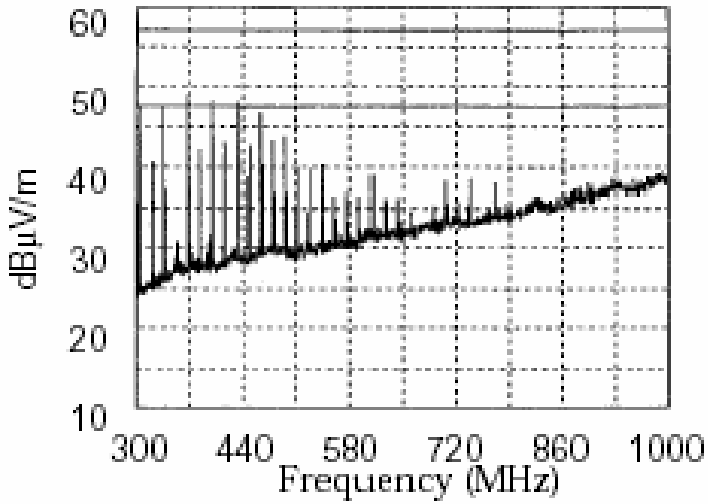
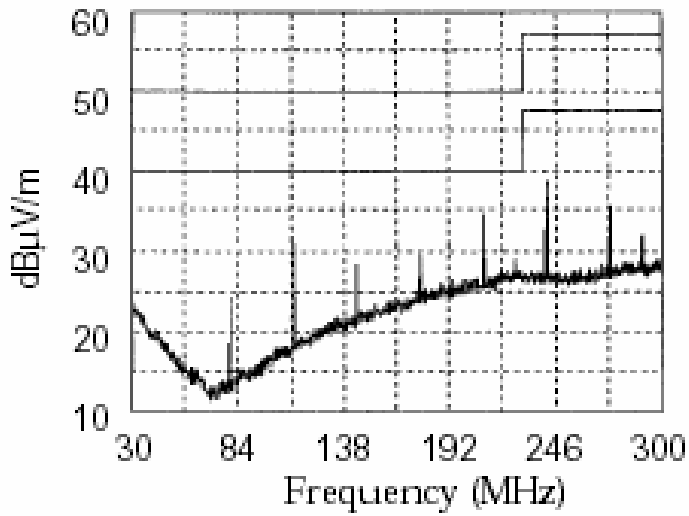
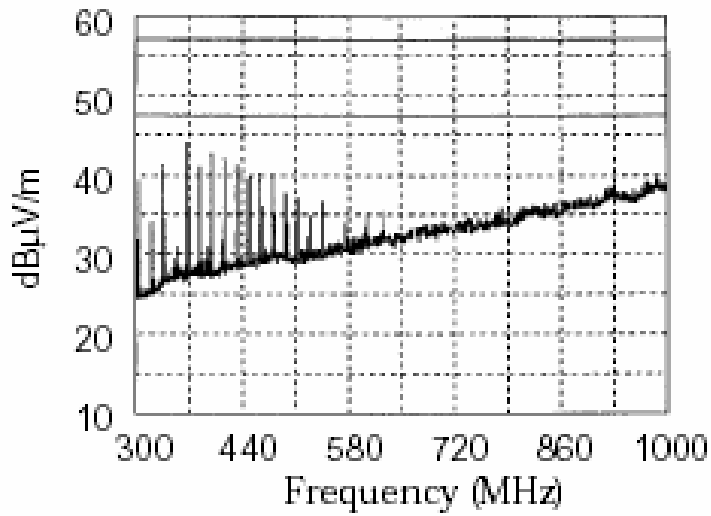




Influence of Signal Path Length

L=10cm





L=5cm